



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0038741
(43) 공개일자 2020년04월14일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01) G09G 3/20 (2006.01)
(52) CPC특허분류
G09G 3/32 (2013.01)
G09G 3/2003 (2013.01)
(21) 출원번호 10-2018-0118317
(22) 출원일자 2018년10월04일
심사청구일자 없음

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
성균관대학교산학협력단
경기도 수원시 장안구 서부로 2066 (천천동, 성균관대학교내)
(72) 발명자
김진호
경기도 용인시 기흥구 서그내로 31, 104동 1301호(서천동, 용인서천 효성해링턴플레이스)
김용상
경기도 수원시 장안구 서부로 2066(천천동, 성균관대학교)
(뒷면에 계속)
(74) 대리인
정홍식, 김태현

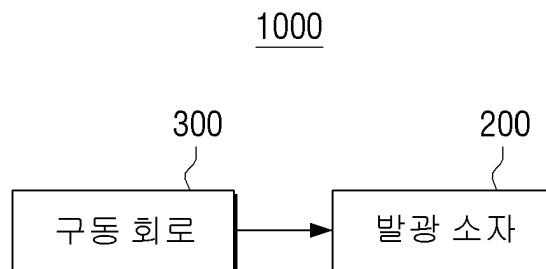
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 디스플레이 패널 및 디스플레이 패널의 구동 방법

(57) 요약

디스플레이 패널이 개시된다. 본 디스플레이 패널은, 복수의 서브 픽셀을 각각 포함하는 복수의 픽셀이 글래스 상에 매트릭스 형태로 배치되고, 복수의 서브 픽셀 각각은, 글래스 상에 형성되며 PAM 데이터 전압 및 PWM 데이터 전압을 인가받는 구동 회로 및 구동 회로와 전기적으로 연결되도록 구동 회로 상에 실장되고, 구동 회로로부터 제공되는 구동 전류에 기초하여 빛을 발광하는 무기 발광 소자를 포함하며, PAM 데이터 전압은, 디스플레이 패널에 포함된 상기 복수의 픽셀에 일괄적으로(at once) 인가되고, 구동 회로는, 무기 발광 소자가 발광하는 빛의 계조를 제어하기 위해, 구동 회로의 구동 전압에 기초하여 복수의 서브 픽셀 각각에 포함된 구동 회로들 간의 편차를 보상하고, 인가된 PAM 데이터 전압에 대응되는 진폭을 갖는 구동 전류의 펄스 폭을, 인가된 PWM 데이터 전압에 기초하여 제어한다.

대표도 - 도3



(52) CPC특허분류

G09G 2320/0233 (2013.01)

G09G 2320/0242 (2013.01)

G09G 2320/045 (2013.01)

G09G 2330/028 (2013.01)

(72) 발명자

신상민

경기도 수원시 영통구 청명로 132, 327동 704호(영통동, 벽산삼익아파트)

오종수

경기도 수원시 장안구 서부로 2066(천천동, 성균관대학교)

정영기

경기도 용인시 수지구 동천로63번길 10, 209동 1402호(동천동, 동천마을현대2차홈타운)

명세서

청구범위

청구항 1

복수의 서브 픽셀을 각각 포함하는 복수의 픽셀이 글래스(Glass) 상에 매트릭스 형태로 배치된 디스플레이 패널에 있어서,

상기 복수의 서브 픽셀 각각은,

상기 글래스 상에 형성되며, PAM(Pulse Amplitude Modulation) 데이터 전압 및 PWM(Pulse Width Modulation) 데이터 전압을 인가받는 구동 회로; 및

상기 구동 회로와 전기적으로 연결되도록 상기 구동 회로 상에 실장되고, 상기 구동 회로로부터 제공되는 구동 전류에 기초하여 빛을 발광하는 무기 발광 소자;를 포함하며,

상기 PAM 데이터 전압은,

상기 디스플레이 패널에 포함된 상기 복수의 픽셀에 일괄적으로(at once) 인가되고,

상기 구동 회로는,

상기 무기 발광 소자가 발광하는 빛의 계조를 제어하기 위해, 상기 구동 회로의 구동 전압에 기초하여 상기 복수의 서브 픽셀 각각에 포함된 구동 회로들 간의 편차를 보상하고, 상기 인가된 PAM 데이터 전압에 대응되는 진폭을 갖는 구동 전류의 펄스 폭을, 상기 인가된 PWM 데이터 전압에 기초하여 제어하는 디스플레이 패널.

청구항 2

제 1 항에 있어서,

상기 구동 회로는,

제 1 구동 트랜지스터를 포함하고, 상기 인가된 PAM 데이터 전압에 기초하여 상기 구동 전류의 진폭을 제어하기 위한 PAM 구동 회로; 및

제 2 구동 트랜지스터를 포함하고, 상기 인가된 PWM 데이터 전압에 기초하여 상기 구동 전류의 펄스 폭을 제어하기 위한 PWM 구동 회로;를 포함하고,

상기 구동 회로들 간의 편차는,

상기 복수의 서브 픽셀 각각에 포함된 제 1 구동 트랜지스터들 간의 문턱전압 편차 및 제 2 구동 트랜지스터들 간의 문턱전압 편차인 것을 특징으로 하는 디스플레이 패널.

청구항 3

제 2 항에 있어서,

상기 PAM 구동 회로는,

상기 구동 전압이 인가되면, 상기 제 1 구동 트랜지스터의 게이트 단자에 상기 구동 전압 및 상기 제 1 구동 트랜지스터의 문턱 전압에 기초한 제 1 전압을 인가하고,

상기 PWM 구동 회로는,

상기 구동 전압이 인가되면, 상기 제 2 구동 트랜지스터의 게이트 단자에 상기 구동 전압 및 상기 제 2 구동 트랜지스터의 문턱 전압에 기초한 제 2 전압을 인가하는 것을 특징으로 하는 디스플레이 패널.

청구항 4

제 3 항에 있어서,

상기 PAM 구동 회로는,

상기 제 1 구동 트랜지스터의 게이트 단자 전압이 상기 제 1 전압이 된 후 상기 PAM 데이터 전압이 인가되면, 상기 제 1 전압 및 상기 PAM 데이터 전압에 기초한 제 3 전압을 상기 제 1 구동 트랜지스터의 게이트 단자에 인가하고,

상기 PWM 구동 회로는,

상기 제 2 구동 트랜지스터의 게이트 단자 전압이 상기 제 2 전압이 된 후 상기 PWM 데이터 전압이 인가되면, 상기 제 2 전압 및 상기 PWM 데이터 전압에 기초한 제 4 전압을 상기 제 2 구동 트랜지스터의 게이트 단자에 인가하며,

상기 구동 회로는,

상기 구동 전압이 상기 제 1 구동 트랜지스터를 통해 상기 무기 발광 소자에 인가되고 상기 PWM 구동 회로에 선형적으로 변화하는 스위프 전압이 인가되면, 상기 구동 전압이 상기 무기 발광 소자에 인가된 때부터, 상기 제 2 구동 트랜지스터의 게이트 단자에 인가된 상기 제 4 전압이 상기 스위프 전압에 따라 변화하여 상기 제 2 전압이 될 때까지, 상기 인가된 PAM 데이터 전압에 대응되는 진폭의 구동 전류를 상기 무기 발광 소자로 제공하는 것을 특징으로 하는 디스플레이 패널.

청구항 5

제 1 항에 있어서,

상기 PWM 데이터 전압은,

상기 매트릭스 형태로 배치된 복수의 픽셀의 라인 별로, 상기 복수의 픽셀에 순차적으로 인가되는 것을 특징으로 하는 디스플레이 패널.

청구항 6

제 1 항에 있어서,

상기 복수의 서브 픽셀에 일괄적으로 인가되는 PAM 데이터 전압은, 동일한 크기의 전압인 것을 특징으로 하는 디스플레이 패널.

청구항 7

제 2 항에 있어서,

상기 디스플레이 패널은, 복수의 영역으로 구분되고,

상기 PAM 구동 회로는,

상기 복수의 영역 별로, 상기 PAM 데이터 전압을 인가받는 것을 특징으로 하는 디스플레이 패널.

청구항 8

제 7 항에 있어서,

상기 복수의 영역 중 HDR(High Dynamic Range) 구동을 위한 적어도 하나의 영역에 인가되는 PAM 데이터 전압은, 나머지 영역에 인가되는 PAM 데이터 전압과는 상이한 것을 특징으로 하는 디스플레이 패널.

청구항 9

제 1 항에 있어서,

상기 복수의 서브 픽셀은, 적색(R) 빛을 발광하는 무기 발광 소자를 포함하는 R 서브 픽셀, 녹색(G) 빛을 발광하는 무기 발광 소자를 포함하는 G 서브 픽셀 및 청색(B) 빛을 발광하는 무기 발광 소자를 포함하는 B 서브 픽셀을 포함하는 것을 특징으로 하는 디스플레이 패널.

청구항 10

제 1 항에 있어서,
상기 무기 발광 소자는,
100 마이크로미터 이하의 크기를 갖는 마이크로 LED인 것을 특징으로 하는 디스플레이 패널.

청구항 11

제 4 항에 있어서,
상기 PAM 구동 회로는,
상기 제 1 구동 트랜지스터의 드레인 단자와 게이트 단자 사이에 연결된 제 1 트랜지스터;
일 단이 상기 1 구동 트랜지스터의 소스 단자, 상기 제 2 구동 트랜지스터의 소스 단자 및 상기 구동 회로의 구동 전압 단자에 공통 연결되는 제 1 커패시터;
일 단이 상기 제 1 구동 트랜지스터의 게이트 단자, 상기 제 1 커패시터의 타 단 및 상기 제 1 트랜지스터의 소스 단자에 공통 연결되는 제 2 커패시터; 및
소스 단자를 통해 상기 PAM 데이터 전압이 인가되고, 드레인 단자가 상기 제 2 커패시터의 타 단에 연결되는 제 2 트랜지스터;를 포함하는 것을 특징으로 하는 디스플레이 패널.

청구항 12

제 11 항에 있어서,
상기 PAM 구동 회로는,
상기 제 1 트랜지스터가 온된 동안 상기 구동 전압 단자를 통해 상기 구동 전압이 인가되면, 온된 상기 제 1 구동 트랜지스터를 통해 상기 구동 전압 및 상기 제 1 구동 트랜지스터의 문턱 전압을 합한 값만큼의 상기 제 1 전압을 상기 제 1 구동 트랜지스터의 게이트 단자에 인가하고,
상기 제 2 트랜지스터의 소스 단자를 통해 상기 PAM 데이터 전압이 인가되면, 상기 제 1 전압 및 상기 인가된 PAM 데이터 전압을 합한 값만큼의 상기 제 3 전압을 상기 제 1 트랜지스터의 게이트 단자에 인가하는 것을 특징으로 하는 디스플레이 패널.

청구항 13

제 11 항에 있어서,
상기 PWM 구동 회로는,
상기 제 2 구동 트랜지스터의 드레인 단자와 게이트 단자 사이에 연결된 제 3 트랜지스터;
드레인 단자가 상기 제 2 구동 트랜지스터의 게이트 단자 및 상기 제 3 트랜지스터의 소스 단자에 공통 연결되는 제 4 트랜지스터;
일 단이 상기 제 2 구동 트랜지스터의 게이트 단자, 상기 제 3 트랜지스터의 소스 단자 및 상기 제 4 트랜지스터의 드레인 단자에 공통 연결되는 제 3 커패시터;
소스 단자를 통해 상기 PWM 데이터 전압이 인가되고, 드레인 단자가 상기 3 커패시터의 타 단에 연결되는 제 5 트랜지스터; 및
일단이 상기 제 3 커패시터의 상기 타 단 및 상기 제 5 트랜지스터의 드레인 단자와 공통 연결되고, 타 단이 선형적으로 변화하는 스위프 전압을 인가받는 제 4 커패시터;를 포함하는 것을 특징으로 하는 디스플레이 패널.

청구항 14

제 13 항에 있어서,
상기 PWM 구동 회로는,
상기 제 3 트랜지스터가 온된 동안 상기 구동 전압 단자를 통해 상기 구동 전압이 인가되면, 온된 상기 제 2 구동 트랜지스터를 통해 상기 구동 전압 및 상기 제 2 구동 트랜지스터의 문턱 전압을 합한 값만큼의 상기 제 2

전압을 상기 제 2 구동 트랜지스터의 게이트 단자에 인가하고,

상기 제 5 트랜지스터의 소스 단자를 통해 상기 PWM 데이터 전압이 인가되면, 상기 제 2 전압 및 상기 인가된 PWM 데이터 전압을 합한 값만큼의 상기 제 4 전압을 상기 제 2 트랜지스터의 게이트 단자에 인가하는 것을 특징으로 하는 디스플레이 패널.

청구항 15

제 13 항에 있어서,

상기 구동 회로는,

소스 단자가 상기 제 2 구동 트랜지스터의 드레인 단자 및 상기 제 3 트랜지스터의 드레인 단자에 공통 연결되고, 드레인 단자가 상기 제 1 구동 트랜지스터의 게이트 단자, 상기 제 1 커패시터의 상기 타 단, 상기 제 2 커패시터의 상기 일 단 및 상기 제 1 트랜지스터의 소스 단자에 공통 연결되는 제 6 트랜지스터; 및

소스 단자가 상기 제 1 구동 트랜지스터의 드레인 단자 및 상기 제 1 트랜지스터의 드레인 단자에 공통 연결되고, 드레인 단자가 상기 무기 발광 소자의 애노드 단자에 연결되는 제 7 트랜지스터;를 더 포함하고,

상기 무기 발광 소자의 캐소드 단자는, 상기 구동 회로의 그라운드 전압 단자에 연결되는 것을 특징으로 하는 디스플레이 패널.

청구항 16

제 15 항에 있어서,

상기 구동 회로는,

상기 제 6 및 제 7 트랜지스터가 오프된 동안 상기 PAM 구동 회로와 상기 PWM 구동 회로를 독립적으로 구동하여, 상기 제 1 구동 트랜지스터 및 상기 제 2 구동 트랜지스터의 게이트 단자에 상기 제 1 전압 및 상기 제 2 전압을 각각 인가하고,

상기 제 6 및 제 7 트랜지스터가 온되고 상기 제 4 커패시터를 통해 상기 스위프 전압이 인가되면, 상기 PAM 구동 회로와 상기 PWM 구동 회로를 함께 구동하여, 상기 제 2 구동 트랜지스터의 게이트 단자에 인가된 상기 제 4 전압이 상기 스위프 전압에 따라 변화하여 상기 제 2 전압이 될 때까지, 상기 인가된 PAM 데이터 전압에 대응되는 진폭의 구동 전류를 상기 무기 발광 소자로 제공하는 것을 특징으로 하는 디스플레이 패널.

청구항 17

제 15 항에 있어서,

상기 제 1 및 제 2 구동 트랜지스터의 게이트 단자 전압은,

상기 제 1 및 제 2 전압이 각각 인가되기 전에, 상기 제 6 및 제 7 트랜지스터가 온된 동안 온되는 상기 제 4 트랜지스터를 통해 인가되는 초기 전압에 기초하여 초기화되는 것을 특징으로 하는 디스플레이 패널.

청구항 18

제 15 항에 있어서,

상기 구동 회로는,

상기 무기 발광 소자의 애노드 단자 및 캐소드 단자 사이에 연결된 제 8 트랜지스터;를 더 포함하는 것을 특징으로 하는 디스플레이 패널.

청구항 19

제 18 항에 있어서,

상기 제 8 트랜지스터는,

상기 무기 발광 소자가 상기 구동 회로에 실장되기 전에는, 상기 구동 회로의 이상 여부를 체크하기 위해 온되고,

상기 무기 발광 소자가 상기 구동 회로에 실장된 이후에는, 상기 무기 발광 소자에 잔류하는 전하를 방전시키기 위해 온되는 것을 특징으로 하는 디스플레이 패널.

청구항 20

복수의 서브 픽셀을 각각 포함하는 복수의 픽셀이 글래스(Glass) 상에 매트릭스 형태로 배치된 디스플레이 패널의 구동 방법에 있어서,

상기 복수의 서브 픽셀 각각은,

상기 글래스 상에 형성되며, PAM(Pulse Amplitude Modulation) 데이터 전압 및 PWM(Pulse Width Modulation) 데이터 전압을 인가받는 구동 회로; 및

상기 구동 회로와 전기적으로 연결되도록 상기 구동 회로 상에 실장되고, 상기 구동 회로로부터 제공되는 구동 전류에 기초하여 빛을 발광하는 무기 발광 소자;를 포함하고,

상기 구동 방법은,

상기 구동 회로의 구동 전압에 기초하여 상기 구동 회로에 포함된 구동 트랜지스터의 문턱 전압을 보상하는 단계;

상기 인가된 PAM 데이터 전압 및 상기 PWM 데이터 전압을 설정하는 단계; 및

상기 인가된 PAM 데이터 전압에 대응되는 진폭 및 상기 인가된 PWM 데이터 전압에 대응되는 펄스 폭을 갖는 구동 전류를 상기 무기 발광 소자에 제공하는 단계;를 포함하고,

상기 PAM 데이터 전압은, 상기 디스플레이 패널에 포함된 상기 복수의 픽셀에 일괄적으로(at once) 인가되는 것을 특징으로 하는 구동 방법.

발명의 설명

기술 분야

[0001] 본 개시는 디스플레이 패널 및 디스플레이 패널의 구동 방법에 관한 것으로, 보다 상세하게는, 발광 소자가 픽셀을 구성하는 디스플레이 패널 및 디스플레이 패널의 구동 방법에 관한 것이다.

배경 기술

[0002] 종래, 적색 LED, 녹색 LED, 청색 LED와 같은 무기 발광 소자(이하 LED라 칭함.)를 서브 픽셀로 구동하는 디스플레이 패널에서는, PAM(Pulse Amplitude Modulation) 구동 방식을 통해 서브 픽셀의 계조를 표현하였다.

[0003] 이 경우, 구동 전류의 진폭에 따라, 발광하는 빛의 계조뿐 아니라 파장도 함께 변화하게 되어 영상의 색 재현성이 감소된다. 도 1은 청색 LED, 녹색 LED 및 적색 LED를 흐르는 구동 전류의 크기(또는 진폭)에 따른 파장 변화를 도시하고 있다.

발명의 내용

해결하려는 과제

[0004] 본 개시의 다른 목적은, 입력되는 영상 신호에 대해, 글래스(Glass) 기판 상에 실장되는 무기 발광 소자인 LED를 통해, 향상된 색재현성을 제공하는 디스플레이 패널 및 이의 구동 방법을 제공함에 있다.

[0005] 본 개시의 다른 목적은, 글래스 기판 상에 실장되는 무기 발광 소자인 LED를, 보다 효율적으로 구동할 수 있는 구동 회로를 포함하여 이루어진 디스플레이 패널 및 이의 구동 방법을 제공함에 있다.

[0006] 본 개시의 또 다른 목적은, 글래스 기판 상에 실장되는 무기 발광 소자인 LED를 구동하는 구동 회로의 설계를 최적화하여, 고밀도 집적에 적합한 구동 회로를 포함하는 디스플레이 패널 및 이의 구동 방법을 제공함에 있다.

[0007] 본 개시의 또 다른 목적은, 글래스 기판 상에 실장되는 무기 발광 소자인 LED가 안정적으로 동작되도록 하는 구동 회로를 포함하여 이루어진 디스플레이 패널 및 이의 구동 방법을 제공함에 있다.

과제의 해결 수단

- [0008] 이상과 같은 목적을 달성하기 위한 본 개시의 일 실시 예에 따른 디스플레이 패널은, 복수의 서브 픽셀을 각각 포함하는 복수의 픽셀이 글래스(Glass) 상에 매트릭스 형태로 배치되고, 상기 복수의 서브 픽셀 각각은, 상기 글래스 상에 형성되며, PAM(Pulse Amplitude Modulation) 데이터 전압 및 PWM(Pulse Width Modulation) 데이터 전압을 인가받는 구동 회로 및 상기 구동 회로와 전기적으로 연결되도록 상기 구동 회로 상에 실장되고, 상기 구동 회로로부터 제공되는 구동 전류에 기초하여 빛을 발광하는 무기 발광 소자를 포함하며, 상기 PAM 데이터 전압은, 상기 디스플레이 패널에 포함된 상기 복수의 픽셀에 일괄적으로(at once) 인가되고, 상기 구동 회로는, 상기 무기 발광 소자가 발광하는 빛의 제조를 제어하기 위해, 상기 구동 회로의 구동 전압에 기초하여 상기 복수의 서브 픽셀 각각에 포함된 구동 회로들 간의 편차를 보상하고, 상기 인가된 PAM 데이터 전압에 대응되는 진폭을 갖는 구동 전류의 펄스 폭을, 상기 인가된 PWM 데이터 전압에 기초하여 제어한다.
- [0009] 또한, 상기 구동 회로는, 제 1 구동 트랜지스터를 포함하고, 상기 인가된 PAM 데이터 전압에 기초하여 상기 구동 전류의 진폭을 제어하기 위한 PAM 구동 회로 및 제 2 구동 트랜지스터를 포함하고, 상기 인가된 PWM 데이터 전압에 기초하여 상기 구동 전류의 펄스 폭을 제어하기 위한 PWM 구동 회로를 포함하고, 상기 구동 회로들 간의 편차는, 상기 복수의 서브 픽셀 각각에 포함된 제 1 구동 트랜지스터들 간의 문턱전압 편차 및 제 2 구동 트랜지스터들 간의 문턱 전압 편차일 수 있다.
- [0010] 또한, 상기 PAM 구동 회로는, 상기 구동 전압이 인가되면, 상기 제 1 구동 트랜지스터의 게이트 단자에 상기 구동 전압 및 상기 제 1 구동 트랜지스터의 문턱 전압에 기초한 제 1 전압을 인가하고, 상기 PWM 구동 회로는, 상기 구동 전압이 인가되면, 상기 제 2 구동 트랜지스터의 게이트 단자에 상기 구동 전압 및 상기 제 2 구동 트랜지스터의 문턱 전압에 기초한 제 2 전압을 인가할 수 있다.
- [0011] 또한, 상기 PAM 구동 회로는, 상기 제 1 구동 트랜지스터의 게이트 단자 전압이 상기 제 1 전압이 된 후 상기 PAM 데이터 전압이 인가되면, 상기 제 1 전압 및 상기 PAM 데이터 전압에 기초한 제 3 전압을 상기 제 1 구동 트랜지스터의 게이트 단자에 인가하고, 상기 PWM 구동 회로는, 상기 제 2 구동 트랜지스터의 게이트 단자 전압이 상기 제 2 전압이 된 후 상기 PWM 데이터 전압이 인가되면, 상기 제 2 전압 및 상기 PWM 데이터 전압에 기초한 제 4 전압을 상기 제 2 구동 트랜지스터의 게이트 단자에 인가하며, 상기 구동 회로는, 상기 구동 전압이 상기 제 1 구동 트랜지스터를 통해 상기 무기 발광 소자에 인가되고 상기 PWM 구동 회로에 선형적으로 변화하는 스위프 전압이 인가되면, 상기 구동 전압이 상기 무기 발광 소자에 인가된 때부터, 상기 제 2 구동 트랜지스터의 게이트 단자에 인가된 상기 제 4 전압이 상기 스위프 전압에 따라 변화하여 상기 제 2 전압이 될 때까지, 상기 인가된 PAM 데이터 전압에 대응되는 진폭의 구동 전류를 상기 무기 발광 소자로 제공할 수 있다.
- [0012] 또한, 상기 PWM 데이터 전압은, 상기 매트릭스 형태로 배치된 복수의 픽셀의 라인 별로, 상기 복수의 픽셀에 순차적으로 인가될 수 있다.
- [0013] 또한, 상기 복수의 서브 픽셀에 일괄적으로 인가되는 PAM 데이터 전압은, 동일한 크기의 전압일 수 있다.
- [0014] 또한, 상기 디스플레이 패널은, 복수의 영역으로 구분되고, 상기 PAM 구동 회로는, 상기 복수의 영역 별로, 상기 PAM 데이터 전압을 인가받을 수 있다.
- [0015] 또한, 상기 복수의 영역 중 HDR(High Dynamic Range) 구동을 위한 적어도 하나의 영역에 인가되는 PAM 데이터 전압은, 나머지 영역에 인가되는 PAM 데이터 전압과는 상이할 수 있다.
- [0016] 또한, 상기 복수의 서브 픽셀은, 적색(R) 빛을 발광하는 무기 발광 소자를 포함하는 R 서브 픽셀, 녹색(G) 빛을 발광하는 무기 발광 소자를 포함하는 G 서브 픽셀 및 청색(B) 빛을 발광하는 무기 발광 소자를 포함하는 B 서브 픽셀을 포함할 수 있다.
- [0017] 또한, 상기 무기 발광 소자는, 100 마이크로미터 이하의 크기를 갖는 마이크로 LED일 수 있다.
- [0018] 또한, 상기 PAM 구동 회로는, 상기 제 1 구동 트랜지스터의 드레인 단자와 게이트 단자 사이에 연결된 제 1 트랜지스터, 일 단이 상기 제 1 구동 트랜지스터의 소스 단자, 상기 제 2 구동 트랜지스터의 소스 단자 및 상기 구동 회로의 구동 전압 단자에 공통 연결되는 제 1 커패시터, 일 단이 상기 제 1 구동 트랜지스터의 게이트 단자, 상기 제 1 커패시터의 타 단 및 상기 제 1 트랜지스터의 소스 단자에 공통 연결되는 제 2 커패시터 및 소스 단자를 통해 상기 PAM 데이터 전압이 인가되고, 드레인 단자가 상기 제 2 커패시터의 타 단에 연결되는 제 2 트랜지스터;를 포함할 수 있다.

- [0019] 또한, 상기 PAM 구동 회로는, 상기 제 1 트랜지스터가 온된 동안 상기 구동 전압 단자를 통해 상기 구동 전압이 인가되면, 온된 상기 제 1 구동 트랜지스터를 통해 상기 구동 전압 및 상기 제 1 구동 트랜지스터의 문턱 전압을 합한 값만큼의 상기 제 1 전압을 상기 제 1 구동 트랜지스터의 게이트 단자에 인가하고, 상기 제 2 트랜지스터의 소스 단자를 통해 상기 PAM 데이터 전압이 인가되면, 상기 제 1 전압 및 상기 인가된 PAM 데이터 전압을 합한 값만큼의 상기 제 3 전압을 상기 제 1 트랜지스터의 게이트 단자에 인가할 수 있다.
- [0020] 또한, 상기 PWM 구동 회로는, 상기 제 2 구동 트랜지스터의 드레인 단자와 게이트 단자 사이에 연결된 제 3 트랜지스터, 드레인 단자가 상기 제 2 구동 트랜지스터의 게이트 단자 및 상기 제 3 트랜지스터의 소스 단자에 공통 연결되는 제 4 트랜지스터, 일 단이 상기 제 2 구동 트랜지스터의 게이트 단자, 상기 제 3 트랜지스터의 소스 단자 및 상기 제 4 트랜지스터의 드레인 단자에 공통 연결되는 제 3 커패시터, 소스 단자를 통해 상기 PWM 데이터 전압이 인가되고, 드레인 단자가 상기 3 커패시터의 타 단에 연결되는 제 5 트랜지스터 및 일 단이 상기 제 3 커패시터의 상기 타 단 및 상기 제 5 트랜지스터의 드레인 단자와 공통 연결되고, 타 단이 선형적으로 변화하는 스위프 전압을 인가받는 제 4 커패시터를 포함할 수 있다.
- [0021] 또한, 상기 PWM 구동 회로는, 상기 제 3 트랜지스터가 온된 동안 상기 구동 전압 단자를 통해 상기 구동 전압이 인가되면, 온된 상기 제 2 구동 트랜지스터를 통해 상기 구동 전압 및 상기 제 2 구동 트랜지스터의 문턱 전압을 합한 값만큼의 상기 제 2 전압을 상기 제 2 구동 트랜지스터의 게이트 단자에 인가하고, 상기 제 5 트랜지스터의 소스 단자를 통해 상기 PWM 데이터 전압이 인가되면, 상기 제 2 전압 및 상기 인가된 PWM 데이터 전압을 합한 값만큼의 상기 제 4 전압을 상기 제 2 트랜지스터의 게이트 단자에 인가할 수 있다.
- [0022] 또한, 상기 구동 회로는, 소스 단자가 상기 제 2 구동 트랜지스터의 드레인 단자 및 상기 제 3 트랜지스터의 드레인 단자에 공통 연결되고, 드레인 단자가 상기 제 1 구동 트랜지스터의 게이트 단자, 상기 제 1 커패시터의 상기 타 단, 상기 제 2 커패시터의 상기 일 단 및 상기 제 1 트랜지스터의 소스 단자에 공통 연결되는 제 6 트랜지스터, 및 소스 단자가 상기 제 1 구동 트랜지스터의 드레인 단자 및 상기 제 1 트랜지스터의 드레인 단자에 공통 연결되고, 드레인 단자가 상기 무기 발광 소자의 애노드 단자에 연결되는 제 7 트랜지스터를 더 포함하고, 상기 무기 발광 소자의 캐소드 단자는, 상기 구동 회로의 그라운드 전압 단자에 연결될 수 있다.
- [0023] 또한, 상기 구동 회로는, 상기 제 6 및 제 7 트랜지스터가 오프된 동안 상기 PAM 구동 회로와 상기 PWM 구동 회로를 독립적으로 구동하여, 상기 제 1 구동 트랜지스터 및 상기 제 2 구동 트랜지스터의 게이트 단자에 상기 제 1 전압 및 상기 제 2 전압을 각각 인가하고, 상기 제 6 및 제 7 트랜지스터가 온되고 상기 제 4 커패시터를 통해 상기 스위프 전압이 인가되면, 상기 PAM 구동 회로와 상기 PWM 구동 회로를 함께 구동하여, 상기 제 2 구동 트랜지스터의 게이트 단자에 인가된 상기 제 4 전압이 상기 스위프 전압에 따라 변화하여 상기 제 2 전압이 될 때까지, 상기 인가된 PAM 데이터 전압에 대응되는 진폭의 구동 전류를 상기 무기 발광 소자로 제공할 수 있다.
- [0024] 또한, 상기 제 1 및 제 2 구동 트랜지스터의 게이트 단자 전압은, 상기 제 1 및 제 2 전압이 각각 인가되기 전에, 상기 제 6 및 제 7 트랜지스터가 온된 동안 온되는 상기 제 4 트랜지스터를 통해 인가되는 초기 전압에 기초하여 초기화될 수 있다.
- [0025] 또한, 상기 구동 회로는, 상기 무기 발광 소자의 애노드 단자 및 캐소드 단자 사이에 연결된 제 8 트랜지스터를 더 포함할 수 있다.
- [0026] 또한, 상기 제 8 트랜지스터는, 상기 무기 발광 소자가 상기 구동 회로에 실장되기 전에는, 상기 구동 회로의 이상 여부를 체크하기 위해 온 되고, 상기 무기 발광 소자가 상기 구동 회로에 실장된 이후에는, 상기 무기 발광 소자에 잔류하는 전하를 방전시키기 위해 온될 수 있다.
- [0027] 한편, 본 개시의 일 실시 예에 따른 디스플레이 패널의 구동 방법에 있어서, 상기 디스플레이 패널은, 복수의 서브 픽셀을 각각 포함하는 복수의 픽셀이 글래스(Glass) 상에 매트릭스 형태로 배치되고, 상기 복수의 서브 픽셀 각각은, 상기 글래스 상에 형성되며, PAM(Pulse Amplitude Modulation) 데이터 전압 및 PWM(Pulse Width Modulation) 데이터 전압을 인가받는 구동 회로 및 상기 구동 회로와 전기적으로 연결되도록 상기 구동 회로 상에 실장되고, 상기 구동 회로로부터 제공되는 구동 전류에 기초하여 빛을 발광하는 무기 발광 소자를 포함하고, 상기 구동 방법은, 상기 구동 회로의 구동 전압에 기초하여 상기 구동 회로에 포함된 구동 트랜지스터의 문턱 전압을 보상하는 단계, 상기 인가된 PAM 데이터 전압 및 상기 PWM 데이터 전압을 설정하는 단계 및 상기 인가된 PAM 데이터 전압에 대응되는 진폭 및 상기 인가된 PWM 데이터 전압에 대응되는 펄스 폭을 갖는 구동 전류를 상기 무기 발광 소자에 제공하는 단계를 포함하고, 상기 PAM 데이터 전압은, 상기 디스플레이 패널에 포함된 상기 복수의 픽셀에 일괄적으로(at once) 인가된다.

발명의 효과

- [0028] 이상 설명한 바와 같이 본 개시의 다양한 실시 예에 따르면, 디스플레이 패널에 포함된 무기 발광 소자가 발광하는 빛의 파장이 계조에 따라 변화되는 것을 방지할 수 있다.
- [0029] 또한, 디스플레이 패널을 구성하는 무기 발광 소자의 얼룩이나 색상을 보정할 수 있고, 모듈 형태의 디스플레이 패널들을 조합하여 대면적의 디스플레이 패널을 구성할 경우에도 각 디스플레이 패널 모듈 간의 휘도나 색상 차이를 보정할 수 있다.
- [0030] 또한, 보다 최적화된 구동 회로의 설계가 가능하여, 보다 안정적이고 효율적으로 무기 발광 소자를 구동할 수 있게 되며, 디스플레이 패널의 소형화 및 경량화에 이바지할 수 있다.

도면의 간단한 설명

- [0031] 도 1은 청색 LED, 녹색 LED 및 적색 LED를 흐르는 구동 전류의 크기에 따른 파장 변화를 나타내는 그래프, 도 2a는 본 개시의 일 실시 예에 따른 디스플레이 패널의 픽셀 구조를 설명하기 위한 도면, 도 2b는 본 개시의 다른 일 실시 예에 따른 서브 픽셀 구조를 도시한 도면, 도 3은 본 개시의 일 실시 예에 따른 디스플레이 패널의 구성을 나타내는 블록도, 도 4는 본 개시의 일 실시 예에 따른 디스플레이 패널의 단면도, 도 5는 본 개시의 다른 일 실시 예에 따른 디스플레이 패널의 단면도, 도 6은 본 개시의 일 실시 예에 따른 TFT 층의 평면도, 도 7은 본 개시의 일 실시 예에 따른 하나의 서브 픽셀 관련 블록도 및 회로도, 도 8은 본 개시의 일 실시 예에 따른 PWM 구동 회로의 회로도, 도 9는 본 개시의 일 실시 예에 따른 구동 회로의 상세 회로도, 도 10은 본 개시의 일 실시 예에 따라 도 9의 구동 회로를 구동하기 위한 각종 신호의 타이밍도, 도 11a 및 도 11b는 본 개시의 일 실시 예에 따른 구동 회로의 A, C 노드에 대한 실험 파형, 도 12a 및 도 12b는 본 개시의 일 실시 예에 따라 디스플레이 패널을 통해 HDR(High Dynamic Range)을 구현하는 내용을 설명하기 위한 도면, 도 13은 본 개시의 일 실시 예에 따른 디스플레이 장치의 구성도, 및 도 14는 본 개시의 일 실시 예에 따른 디스플레이 장치의 구동 방법을 나타내는 흐름도이다.

발명을 실시하기 위한 구체적인 내용

- [0032] 본 개시를 설명함에 있어, 관련된 공지 기술에 대한 구체적인 설명이 본 개시의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다. 또한, 동일한 구성의 중복 설명은 되도록 생략하기로 한다.
- [0033] 이하의 설명에서 사용되는 구성요소에 대한 접미사 "부"는 명세서 작성의 용이함만이 고려되어 부여되거나 혼용되는 것으로서, 그 자체로 서로 구별되는 의미 또는 역할을 갖는 것은 아니다.
- [0034] 본 개시에서 사용한 용어는 실시 예를 설명하기 위해 사용된 것으로, 본 개시를 제한 및/또는 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.
- [0035] 본 개시에서, '포함하다' 또는 '가지다' 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0036] 본 개시에서 사용된 "제1," "제2," "첫째," 또는 "둘째," 등의 표현들은 다양한 구성요소들을, 순서 및/또는 중요도에 상관없이 수식할 수 있고, 한 구성요소를 다른 구성요소와 구분하기 위해 사용될 뿐 해당 구성요소들을 한정하지 않는다.

- [0037] 어떤 구성요소(예: 제1 구성요소)가 다른 구성요소(예: 제2 구성요소)에 "(기능적으로 또는 통신적으로) 연결되어((operatively or communicatively) coupled with/to)" 있거나 "접속되어(connected to)" 있다고 언급된 때에는, 상기 어떤 구성요소가 상기 다른 구성요소에 직접적으로 연결되거나, 다른 구성요소(예: 제3 구성요소)를 통하여 연결될 수 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소(예: 제1 구성요소)에 "직접 연결되어" 있거나 "직접 접속되어" 있다고 언급된 때에는, 상기 어떤 구성요소와 상기 다른 구성요소 사이에 다른 구성요소(예: 제 3 구성요소)가 존재하지 않는 것으로 이해될 수 있다.
- [0038] 본 개시의 실시 예들에서 사용되는 용어들은 다르게 정의되지 않는 한, 해당 기술 분야에서 통상의 지식을 가진 자에게 통상적으로 알려진 의미로 해석될 수 있다.
- [0039] 이하에서 첨부된 도면을 참조하여 본 개시의 다양한 실시 예를 상세히 설명한다.
- [0040] 도 2a는 본 개시의 일 실시 예에 따른 디스플레이 패널(1000)의 픽셀 구조를 설명하기 위한 도면이다. 도 2a에 도시된 바와 같이, 디스플레이 패널(1000)은 매트릭스 형태로 배열된 복수의 픽셀(10)을 포함할 수 있다.
- [0041] 이때, 각 픽셀(10)은 복수의 서브 픽셀(10-1 내지 10-3)을 포함할 수 있다. 예를 들어, 디스플레이 패널(1000)에 포함된 하나의 픽셀(10)은 적색(R) 서브 픽셀(10-1), 녹색(G) 서브 픽셀(10-2) 및 청색(B) 서브 픽셀(10-3)과 같은 3종류의 서브 픽셀을 포함할 수 있다. 즉, R, G, B 서브 픽셀 한 세트가 디스플레이 패널(1000)의 하나의 단위 픽셀을 구성할 수 있다.
- [0042] 한편, 도 2a를 참조하면, 디스플레이 패널(1000)에서 하나의 픽셀 영역(20)은, 픽셀이 차지하는 영역(10)과 주변의 나머지 영역(11)을 포함하는 것을 볼 수 있다.
- [0043] 구체적으로, 픽셀이 차지하는 영역(10)에는 도시된 바와 같이, R, G, B 서브 픽셀들(10-1 내지 10-3)이 포함될 수 있는데, 이때, R 서브 픽셀(10-1)은 R 발광 소자 및 R 발광 소자를 구동하기 위한 구동 회로를, G 서브 픽셀(10-2)은 G 발광 소자 및 G 발광 소자를 구동하기 위한 구동 회로를, 그리고, B 서브 픽셀(10-3)은 B 발광 소자 및 B 발광 소자를 구동하기 위한 구동 회로를 각각 포함할 수 있다. 한편, 픽셀(10) 주변의 나머지 영역(11)에는, 도 5 및 도 6에서 후술할 바와 같이, 구동 회로를 구동하기 위한 각종 회로들이 실시 예에 따라 포함될 수 있다.
- [0044] 도 2b는 본 개시의 다른 일 실시 예에 따른 서브 픽셀 구조를 도시한 도면이다. 도 2a를 참조하면, 하나의 픽셀(10) 내에서 서브 픽셀들(10-1 내지 10-3)은 좌우가 뒤바뀐 L자 모양으로 배열된 것을 볼 수 있다. 그러나, 실시 예가 이에 한정되는 것은 아니며, 도 2b에 도시된 바와 같이, R, G, B 서브 픽셀(10-1 내지 10-3)이 픽셀(10') 내부에서 일렬로 배치될 수도 있다. 다만, 이와 같은 서브 픽셀의 배치 형태는 일 예일 뿐이고, 복수의 서브 픽셀은 각 픽셀 내에서 실시 예에 따라 다양한 형태로 배치될 수 있다.
- [0045] 한편, 상술한 예에서는 픽셀이 3종류의 서브 픽셀로 구성되는 것으로 설명하였으나, 이에 한정되는 것이 아님은 물론이다. 가령, 픽셀은 R, G, B, W(white)와 같이 4종류의 서브 픽셀로 구현될 수도 있고, 실시 예에 따라 얼마든지 다른 개수의 서브 픽셀이 하나의 픽셀을 구성할 수도 있음은 물론이다. 이하에서는, 설명의 편의를 위해, 픽셀(10)이 R, G, B와 같은 세 종류의 서브 픽셀로 구성된 경우를 예로 들어 설명하기로 한다.
- [0046] 도 3은 본 개시의 일 실시 예에 따른 디스플레이 패널의 구성을 나타내는 블록도이다. 도 3에 따르면, 디스플레이 패널(1000)은 구동 회로(300) 및 발광 소자(200)를 포함한다. 이때, 디스플레이 패널(1000)은, 후술할 바와 같이, 글래스(100) 상에 구동 회로(300)가 형성되고, 구동 회로(300) 상에 발광 소자(200)가 배치되는 구조를 가질 수 있다.
- [0047] 특히, 발광 소자(200)는 구동 회로(300)와 전기적으로 연결되도록 구동회로(300)상에 실장되고, 구동 회로(300)로부터 제공되는 구동 전류에 기초하여 빛을 발광할 수 있다.
- [0048] 발광 소자(200)는 디스플레이 패널(1000)의 서브 픽셀(10-1 내지 10-3)을 구성하며, 발광하는 빛의 색상에 따라 복수의 종류가 있을 수 있다. 예를 들어, 발광 소자(200)는 적색 색상의 빛을 발광하는 적색(R) 발광 소자, 녹색 색상의 빛을 발광하는 녹색(G) 발광 소자 및 청색 색상의 빛을 발광하는 청색(B) 발광 소자가 있을 수 있다.
- [0049] 따라서, 서브 픽셀의 종류는 발광 소자(200)의 종류에 따라 결정될 수 있다. 즉, R 발광 소자는 R 서브 픽셀(10-1)을, G 발광 소자는 G 서브 픽셀(10-2)을, 그리고, B 발광 소자는 B 서브 픽셀(10-3)을 구성할 수 있다.
- [0050] 여기서, 발광 소자(200)는, 유기 재료를 이용하여 제작되는 OLED(Organic Light Emitting Diode)와는 다른, 무기 재료를 이용하여 제작되는 무기 발광 소자일 수 있다. 이하에서, LED는 OLED와 구별되는 무기 발광 소자를

의미한다.

- [0051] 한편, 본 개시의 일 실시 예에 따르면, 발광 소자(200)는, 마이크로 LED(Light Emitting Diode)(u-LED)일 수 있다. 마이크로 LED는 백라이트나 컬러 필터 없이 스스로 빛을 내는 100 마이크로미터(μm) 이하 크기의 초소형 무기 발광 소자를 말한다.
- [0052] 한편, 발광 소자(200)는 구동 회로(300)가 제공하는 구동 전류에 따라 발광한다. 구체적으로, 발광 소자(200)는 구동 회로(300)가 제공하는 구동 전류의 진폭(Amplitude) 또는 펄스 폭(Pulse Width)에 따라 상이한 휘도로 발광할 수 있다. 여기서, 구동 전류의 펄스 폭은 구동 전류의 듀티비(Duty Ratio) 또는 구동 전류의 구동 시간(Duration)으로 표현될 수도 있다.
- [0053] 예를 들어, 발광 소자(200)는 구동 전류의 진폭이 클수록 높은 휘도로 발광할 수 있고, 펄스 폭이 길수록(즉, 듀티비가 높을수록 또는 구동 시간이 길수록) 높은 휘도로 발광할 수 있으나, 이에 한정되는 것은 아니다.
- [0054] 구동 회로(300)는 발광 소자(200)를 구동한다. 특히, 구동 회로(300)는 발광 소자(200)가 발광하는 빛의 계조를 제어하기 위해, 발광 소자(200)를 PAM(Pulse Amplitude Modulation) 및 PWM(Pulse Width Modulation) 구동할 수 있다.
- [0055] 즉, 구동 회로(300)는, 예를 들어, 데이터 드라이버(미도시)로부터 PAM 데이터 전압 및 PWM 데이터 전압을 인가받아 발광 소자(200)를 구동하는 구동 전류의 진폭과 펄스 폭을 함께 제어할 수 있고, 진폭과 펄스 폭이 함께 제어된 구동 전류를 발광 소자(200)로 제공하여 발광 소자(200)를 구동할 수 있다.
- [0056] 여기서, 구동 전류의 진폭과 펄스 폭이 "함께" 제어된다고 함은, 구동 회로(300)가 구동 전류의 진폭과 펄스 폭을 시간적으로 동시에 제어한다는 것을 의미하는 것은 아니며, 계조 표현을 위해 PAM 구동 방식과 PWM 구동 방식이 함께 이용된다는 것을 의미한다.
- [0057] 구체적으로, 구동 회로(300)는 인가된 PAM 데이터 전압에 대응되는 진폭을 갖는 구동 전류의 펄스 폭을, 인가된 PWM 데이터 전압에 기초하여 제어할 수 있다. 이때, 본 개시의 일 실시 예에 따르면, 구동 회로(300)는 구동 회로(300)를 구동하는 구동 전압(VDD)에 기초하여 복수의 서브 픽셀 각각에 포함된 구동 회로들 간의 편차를 보상할 수 있다. 또한, 본 개시의 일 실시 예에 따르면, PAM 데이터 전압은 디스플레이 패널(1000)에 포함된 모든 픽셀(또는 모든 서브 픽셀)에 일괄적으로 인가될 수 있다. 이에 관한 보다 자세한 내용은 후술하기로 한다.
- [0058] 한편, 본 개시의 일 실시 예에 따르면, 구동 회로(300)는, 발광 소자(200)를 구동하여 서브 픽셀 단위로 계조를 표현할 수 있다. 전술한 바와 같이 디스플레이 패널(1000)은 발광 소자(200) 단위로 서브 픽셀이 구성되므로, 동일한 단일 색으로 발광하는 복수의 LED를 백라이트로 사용하는 LCD(Liquid Crystal Display) 패널과 달리, 구동 회로(300)는 발광 소자(200)를 구동하여 서브 픽셀 단위로 계조를 다르게 표현할 수 있다.
- [0059] 이를 위해, 디스플레이 패널(1000)에 포함된 각 서브 픽셀은, 발광 소자(200) 및 해당 발광 소자(200)를 구동하기 위한 구동 회로(300)를 포함할 수 있다. 즉, 각 발광 소자(200)를 구동하기 위한 구동 회로(300)가 각 서브 픽셀별로 존재할 수 있다.
- [0060] PWM 구동 방식은 발광 소자(200)의 발광 시간에 따라 계조를 표현하는 방식이다. 따라서, PWM 방식으로 발광 소자(200)를 구동하는 경우 구동 전류의 진폭이 동일하더라도 발광 시간을 달리하여 다양한 계조를 표현할 수 있게 된다. 이에 따라, PAM 방식만으로 LED를 구동하여 LED(특히, 마이크로 LED)가 발광하는 빛의 파장이 계조에 따라 변화하는 문제를 해결할 수 있게 된다.
- [0061] 이를 위해, 구동 회로(300)는, PAM 구동 회로 및 PWM 구동 회로를 각 서브 픽셀 별로 포함할 수 있는데, 이에 관한 자세한 내용 역시 후술하기로 한다.
- [0062] 도 4는 본 개시의 일 실시 예에 따른 디스플레이 패널(1000)의 단면도이다. 도 4에서는 설명의 편의를 위해, 디스플레이 패널(1000)에 포함된 하나의 픽셀만을 도시하였다.
- [0063] 도 4에 따르면, 디스플레이 패널(1000)은 글래스(100), TFT 층(3000) 및 발광 소자 R, G, B(200-1 내지 200-3)를 포함한다. 구동 회로(300)(미도시)는 TFT(Thin Film Transistor)로 구현되어 글래스(Glass)(100) 상에 형성된 TFT 층(3000)에 포함될 수 있다. 발광 소자 R, G, B(200-1 내지 200-3) 각각은 TFT 층(3000)상에 배치되어 디스플레이 패널(1000)의 각 서브 픽셀(10-1 내지 10-3)을 구성한다.
- [0064] 이와 같이, 구동 회로(300)를 포함하는 TFT 층(3000) 및 발광 소자(200-1 내지 200-3) 층이 글래스(100) 상에 형성되는 디스플레이 패널(1000)을 COG(Chip On Glass) 타입의 디스플레이 패널이라 칭할 수 있다. COG 타입의

디스플레이 패널은, 합성수지 등과 같은 기판상에 TFT 층 및 발광 소자 층이 형성되는 COB(Chip On Board) 타입의 디스플레이 패널과는 구별된다.

- [0065] 한편, 글래스(100) 상에 형성된 TFT 층(3000)과 글래스(100)를 더하여 TFT 패널 또는 글래스 기판이라 부를 수도 있다. 글래스 기판을 구성하는 글래스(100)의 종류나 특성은 본 개시의 요지와 무관하므로, 이하 자세한 설명은 생략한다.
- [0066] 한편, 도면에 명확히 구분하여 도시하지는 않았지만, TFT 층(3000)에는 발광 소자(200-1 내지 200-3)를 구동하기 위한 구동 회로(300)가 발광 소자(200-1 내지 200-3)별로 존재한다. 발광 소자 R, G, B(200-1 내지 200-3) 각각은 대응되는 구동 회로(300)와 전기적으로 연결되도록 TFT 층(3000) 위에 각각 실장 내지 배치될 수 있다.
- [0067] 예를 들어, 도 4에 도시된 바와 같이, R 발광 소자(200-1)는 R 발광 소자(200-1)의 애노드 전극(3) 및 캐소드 전극(4)이 R 발광 소자(200-1)를 구동하기 위한 구동 회로(300)(미도시)상에 형성된 애노드 전극(1) 및 캐소드 전극(2)에 각각 연결되도록 실장 내지 배치될 수 있으며, 이는 G 발광 소자(200-2) 및 B 발광 소자(200-3)도 마찬가지이다. 한편, 실시 예에 따라, 애노드 전극(1)과 캐소드 전극(2) 중 어느 하나가 공통 전극으로 구현될 수도 있다.
- [0068] 도 4에서는 발광 소자(200-1 내지 200-3)가 플립 칩(flip chip) 타입의 마이크로 LED인 것을 예로 들어 도시하였다. 그러나, 이에 한정되는 것은 아니며, 실시 예에 따라 발광 소자(200-1 내지 200-3)는 수평(lateral) 타입이나 수직(vertical) 타입의 마이크로 LED가 될 수도 있다.
- [0069] 한편, 본 개시의 일 실시 예에 따르면, 디스플레이 패널(1000)은, 픽셀(10)을 구성하는 복수의 서브 픽셀(10-1 내지 10-3) 중 어느 하나를 선택하기 위한 맥스(MUX) 회로, 디스플레이 패널(1000)에서 발생하는 정전기를 방지하기 위한 ESD(Electro Static Discharge) 회로, 구동 회로(300)에 전원을 공급하기 위한 전원 회로, 구동 회로(300)를 구동하는 클럭을 제공하기 위한 클럭 제공 회로, 매트릭스 형태로 배치된 디스플레이 패널(1000)의 픽셀들을 가로 라인 단위(또는 행 단위)로 구동하기 위한 적어도 하나의 게이트 드라이버, 각각의 픽셀 또는 각각의 서브 픽셀에 데이터 전압(예를 들어, PAM 데이터 전압 또는 PWM 데이터 전압 등)을 제공하기 위한 데이터 드라이버(또는 소스 드라이버) 등을 더 포함할 수 있다.
- [0070] 이하에서 도 5 및 도 6을 참조하여 이러한 각종 회로를 더 포함하는 디스플레이 패널의 예를 보다 구체적으로 설명하기로 한다. 도 5 및 도 6을 설명함에 있어 전술한 것과 중복되는 설명은 생략한다.
- [0071] 도 5는 본 개시의 다른 일 실시 예에 따른 디스플레이 패널(1000')의 단면도이다. 도 5에 도시된 바와 같이, 디스플레이 패널(1000')은, 글래스(100) 상에 형성된 구동 회로(300)(미도시)를 포함하는 TFT 층(3000'), TFT 층(3000') 상에 형성되어 디스플레이 패널(1000')의 서브 픽셀을 각각 구성하는 발광 소자(200-1 내지 200-3), 구동 회로(300)를 구동하기 위한 상술한 각종 회로(400), TFT 층(3000')과 각종 회로(400)를 전기적으로 연결하는 연결 배선(500)을 포함할 수 있다.
- [0072] TFT 층(300')은 TFT로 구현된 구동 회로(300)를 포함하며, 글래스(100)의 일면 상에 형성된다.
- [0073] 각종 회로(400)는, 구동 회로(300)의 동작을 위한 맥스(MUX) 회로, ESD(Electro Static Discharge) 회로, 전원 회로, 클럭 제공 회로, 게이트 드라이버 및 데이터 드라이버 등을 포함할 수 있으며, 글래스(100)의 타 면에 형성 내지 배치될 수 있다.
- [0074] 이때, 본 개시의 일 실시 예에 따르면, 디스플레이 패널(1000')은 TFT 기판의 에지 영역에 연결 배선(500)을 형성하여, 글래스(100)의 일 면에 형성된 TFT 층(3000')과 글래스(100)의 타 면에 형성된 각종 회로(400)를 전기적으로 연결할 수 있다.
- [0075] 이와 같이, TFT 기판의 에지 영역에 연결 배선(500)을 형성하는 이유는, 글래스(100)를 관통하는 홀(Hole)을 형성하여 글래스(100) 양면에 배치된 회로들을 서로 연결하는 경우, TFT 기판의 제조 공정과 홀에 전도성 물질을 채우는 공정 간의 온도 차이로 인해 글래스에 크랙이 생기는 등과 같은 문제가 발생할 수 있기 때문이다.
- [0076] 한편, 이상에서는, 구동 회로(300)의 동작을 위한 각종 회로들이 모두, 참조 부호 400과 같이, TFT 층(3000')이 형성되는 글래스(100) 면의 반대 면에 별도로 형성되는 것을 예로 들었으나, 실시 예가 이에 한정되는 것은 아니다. 즉, 상술한 각종 회로들의 전/일부는 TFT 층(3000')에 형성될 수 있다.
- [0077] 예를 들어, 전술한 각종 회로들이 모두 TFT 층(3000')에 형성될 수도 있는데, 이 경우에는, 글래스(100)의 상기 타 면에 별도로 회로가 배치될 필요가 없으므로, 글래스(100)의 전, 후면을 연결하는 도 5의 연결 배선(500)도

필요가 없게 될 것이다.

- [0078] 또 다른 예로, 맥스 회로, ESD 회로, 전원 회로, 클럭 제공 회로, 게이트 드라이버는 TFT로 구현되어 TFT 층(3000')에 포함되고, 데이터 드라이버 회로는 글래스(100)의 상기 타 면에 별도로 배치되도록 디스플레이 패널이 구현될 수도 있다. 도 6은 이러한 실시 예를 도시하고 있다.
- [0079] 도 6은 본 개시의 일 실시 예에 따른 TFT 층(3000')의 평면도이다. 구체적으로, 도 6은 디스플레이 패널(100')의 TFT 층(3000')에 포함된 각종 회로의 배치를 도시하고 있다. 도 6을 참조하면, TFT 층(3000')에서 하나의 픽셀이 차지하는(또는 하나의 픽셀에 대응되는) 전체 픽셀 영역(20)은, R, G, B 서브 픽셀을 구동하기 위한 구동 회로(300)가 배치되는 영역(10) 및 주변의 나머지 영역(11)을 포함하는 것을 볼 수 있다. 이때, 본 개시의 일 실시 예에 따르면, R, G, B 서브 픽셀 각각에 대한 구동 회로(300)가 차지하는 영역(10)의 크기는, 예를 들어, 전체 픽셀 영역(20)의 1/4 정도의 크기일 수 있으나, 이에 한정되는 것은 아니다.
- [0080] 이와 같이, 하나의 픽셀 영역(20)에는 각 서브 픽셀을 구동 하기 위한 구동 회로(300)가 차지하는 영역(10)외에 나머지 영역(11)이 존재하며, 이는 다른 픽셀들도 마찬가지이다. 즉, 본 개시의 일 실시 예에 따르면, TFT 층(3000')에는 구동 회로(300)가 차지하는 영역 외에 많은 공간이 존재하므로, TFT 층(3000')의 나머지 영역(11) 들에는, 도 6에 도시된 바와 같이, ESD 회로(61), MUX 회로(62), 전원 회로(63), 클럭 제공 회로(64), 게이트 드라이버 회로(65)들이 TFT로 구현되어 포함될 수 있다. 이 경우, 데이터 드라이버 회로는, 글래스(100)의 상기 타 면에 도 5의 참조 부호 400과 같이 배치되게 될 것이다.
- [0081] 한편, 도 6에 도시된 ESD 회로(61), MUX 회로(62), 전원 회로(63), 클럭 제공 회로(64), 게이트 드라이버 회로(65)의 위치나 크기 및 개수는 하나의 예에 불과할 뿐, 도시된 바에 한정되는 것은 아니다.
- [0082] 또한, 각종 회로들이 글래스(100)를 중심으로 양면에 나뉘어 배치되는 실시 예 역시 도 6에 도시된 예에 한정되는 것이 아님은 물론이며, 도 6의 ESD 회로(61), MUX 회로(62), 전원 회로(63), 클럭 제공 회로(64), 게이트 드라이버 회로(65) 중 적어도 하나의 회로가 상기 글래스(100)의 타 면에 참조 부호 400과 같이 배치될 수 있음은 물론이다.
- [0083] 이하에서는, 도 7 내지 도 11b를 통해 상술한 본 개시의 다양한 실시 예들에 따른 구동 회로(300)의 구성 및 동작을 구체적으로 설명하기로 한다.
- [0084] 도 7은 하나의 서브 픽셀 관련 블록도 및 회로도이다. 즉, 도 7은 하나의 발광 소자(200) 및 그 하나의 발광 소자(200)를 구동하기 위한 구동 회로(300)만을 도시하고 있다. 따라서, 디스플레이 패널(1000, 1000')에는 도 7과 같은 발광 소자(200) 및 구동 회로(300)가 서브 픽셀 별로 마련될 수 있다. 한편, 발광 소자(200)는 R, G, B 중 어느 한 색상의 마이크로 LED일 수 있다.
- [0085] 전술한 바와 같이, 구동 회로(300)는 PAM 데이터 전압 및 PWM 데이터 전압을 인가받아 발광 소자(200)를 구동하는 구동 전류의 진폭과 펄스 폭을 함께 제어할 수 있다. 이를 위해, 구동 회로(300)는 도 7에 도시된 바와 같이, PAM 구동 회로(310) 및 PWM 구동 회로(320)를 포함할 수 있다.
- [0086] PAM 구동 회로(310)는 제 1 구동 트랜지스터(311)를 포함하며, 인가된 PAM 데이터 전압에 기초하여 발광 소자(200)로 제공되는 구동 전류의 진폭을 제어할 수 있다. PWM 구동 회로(320)는 제 2 구동 트랜지스터(321)를 포함하며, 인가된 PWM 데이터 전압에 기초하여 발광 소자(200)로 제공되는 구동 전류의 펄스 폭을 제어할 수 있다.
- [0087] 구체적으로, 제 1 구동 트랜지스터(311)는 게이트 단자(C)에 인가된 전압의 크기에 따라 다른 진폭의 구동 전류를 발광 소자(200)로 제공할 수 있다. 따라서, PAM 구동 회로(310)는 인가된 PAM 데이터 전압에 대응되는 진폭을 갖는 구동 전류를 제 1 구동 트랜지스터(311)를 통해 발광 소자(200)로 제공할 수 있다.
- [0088] 제 2 구동 트랜지스터(321)는 제 1 구동 트랜지스터(311)의 게이트 단자(C)와 연결되어 제 1 구동 트랜지스터(311)의 게이트 단자 전압을 제어함으로써 구동 전류의 펄스 폭을 제어할 수 있다. 구체적으로, 제 2 구동 트랜지스터(321)는, 제 1 구동 트랜지스터(311)의 구동 전류 제공에 따라 발광 소자(200)가 발광을 시작한 후, PWM 데이터 전압에 대응되는 시간이 경과하면 제 1 구동 트랜지스터(311)를 오프시킴으로써 구동 전류의 펄스 폭을 제어할 수 있다. 따라서, PWM 구동 회로(320)는 PAM 구동 회로(310)가 발광 소자(200)로 제공하는 구동 전류(즉, PAM 데이터 전압에 대응되는 진폭을 갖는 구동 전류)의 유지 시간을, PWM 데이터 전압에 기초하여 제어함으로써 구동 전류의 펄스 폭을 제어할 수 있다.
- [0089] 발광 소자(200)는 구동 회로(300)가 제공하는 구동 전류에 따라 발광한다. 구체적으로, 발광 소자(200)는 구동

회로(300)가 제공하는 구동 전류의 진폭(Amplitude) 또는 펄스 폭(Pulse Width)에 따라 상이한 휘도로 발광할 수 있다. 여기서, 구동 전류의 펄스 폭은 구동 전류의 듀티비(Duty Ratio) 또는 구동 전류의 구동 시간(Duration)으로 표현될 수도 있다.

- [0090] 예를 들어, 발광 소자(200)는 구동 전류의 진폭이 클수록 높은 휘도로 발광할 수 있고, 펄스 폭이 길수록(즉, 듀티비가 높을수록 또는 구동 시간이 길수록) 높은 휘도로 발광할 수 있으나, 이에 한정되는 것은 아니다.
- [0091] 이때, 본 개시의 일 실시 예에 따르면, 구동 회로(300)는 구동 회로(300)를 구동하는 구동 전압(VDD)에 기초하여 복수의 서브 픽셀 각각에 포함된 구동 회로들 간의 편차를 보상할 수 있다.
- [0092] 구체적으로, 디스플레이 패널(1000, 1000')에는 복수의 서브 픽셀들이 존재하며, 각 서브 픽셀에는 대응되는 제 1 구동 트랜지스터(311)가 각각 존재한다. 이론적으로, 동일한 조건에서 제작된 트랜지스터는 동일한 문턱 전압을 가져야 하지만, 실제 트랜지스터는 동일한 조건으로 제작되더라도 문턱 전압에 차이가 발생할 수 있으며, 디스플레이 패널(1000, 1000')에 포함된 제 1 구동 트랜지스터들(311) 역시 마찬가지이다.
- [0093] 이와 같이, 각 서브 픽셀에 대응되는 제 1 구동 트랜지스터들(311)의 문턱 전압 간에 차이가 있는 경우, 제 1 구동 트랜지스터들(311)은 동일한 PAM 데이터 전압이 게이트 단자에 인가되더라도 문턱 전압의 차이만큼 서로 다른 진폭의 구동 전류를 각 발광 소자(200)로 제공하게 되며, 이는 영상의 얼룩 등으로 나타날 수 있다. 따라서, 이러한 디스플레이 패널(1000, 1000')에 포함된 제 1 구동 트랜지스터(311)들 간의 문턱 전압 편차는 보상될 필요가 있다.
- [0094] 한편, 디스플레이 패널(1000, 1000')의 각 서브 픽셀마다 존재하는 제 2 구동 트랜지스터들(321) 역시 문턱 전압의 편차가 존재하며, 이를 보상하지 않는다면, 제 2 구동 트랜지스터들(321)에 동일한 PWM 데이터 전압이 인가되더라도, 문턱 전압의 편차만큼 서로 다른 펄스 폭을 갖는 구동 전류가 각 발광 소자(200)로 제공되게 되므로 문제가 되는 것은 PAM 구동 회로(310)에서 전술한 바와 같다. 따라서, 디스플레이 패널(1000, 1000')에 포함된 제 2 구동 트랜지스터(321)들 간의 문턱 전압 편차 역시 보상될 필요가 있다.
- [0095] 따라서, 전술한 구동 회로들 간의 편차는, 디스플레이 패널(1000)의 복수의 서브 픽셀 각각에 대응되는, 제 1 구동 트랜지스터들 간의 문턱 전압 편차 및 제 2 구동 트랜지스터들 간의 문턱 전압 편차일 수 있다.
- [0096] 예를 들어, PAM 구동 회로(310)는, 구동 전압(VDD)이 인가되면, 제 1 구동 트랜지스터(311)의 게이트 단자(C)에, 구동 전압(VDD) 및 제 1 구동 트랜지스터(311)의 문턱 전압에 기초한 전압(이하, 제 1 전압이라 한다.)을 인가할 수 있다. 이에 따라, 제 1 구동 트랜지스터(311)는, 제 1 구동 트랜지스터(311)의 문턱 전압과 무관하게, 이후에 인가되는 PAM 데이터 전압의 크기에 대응되는 진폭을 갖는 구동 전류를 발광 소자(200)로 제공할 수 있게 된다.
- [0097] 한편, PWM 구동 회로(320)는, 구동 전압(VDD)이 인가되면, 제 2 구동 트랜지스터(321)의 게이트 단자(A)에, 구동 전압(VDD) 및 제 2 구동 트랜지스터(321)의 문턱 전압에 기초한 전압(이하, 제 2 전압이라 한다.)을 인가할 수 있다. 이에 따라, 제 2 구동 트랜지스터(321)는, 제 2 구동 트랜지스터(321)의 문턱 전압과 무관하게, 이후에 인가되는 PWM 데이터 전압에 대응되는 크기의 펄스 폭을 갖는 구동 전류를 발광 소자(200)로 제공할 수 있게 된다.
- [0098] 따라서, 디스플레이 패널(1000, 1000')에 포함된 구동 회로들 간의 편차에 따른 문제점을 극복할 수 있게 된다.
- [0099] 한편, 본 개시의 일 실시 예에 따르면, 구동 회로(300)는, 상술한 바와 같이 제 1 구동 트랜지스터(311)의 게이트 단자(C)에 제 1 전압이 인가되고 제 2 구동 트랜지스터(321)의 게이트 단자(A)에 제 2 전압이 인가된 후에, PAM 데이터 전압 및 PWM 데이터 전압이 인가되면, 인가된 PAM 데이터 전압에 대응되는 진폭 및 인가된 PWM 데이터 전압에 대응되는 펄스 폭을 갖는 구동 전류를 발광 소자(200)로 제공할 수 있다.
- [0100] 구체적으로, PAM 구동 회로(310)는, 제 1 구동 트랜지스터(311)의 게이트 단자(C)에 제 1 전압이 인가된 상태에서, PAM 데이터 전압이 인가되면, 제 1 전압 및 인가된 PAM 데이터 전압에 기초한 전압(이하, 제 3 전압이라 한다.)을 제 1 구동 트랜지스터(311)의 게이트 단자(C)에 인가할 수 있다.
- [0101] 또한, PWM 구동 회로(320)는, 제 2 구동 트랜지스터(321)의 게이트 단자(A)에 제 2 전압이 인가된 상태에서, PWM 데이터 전압이 인가되면, 제 2 전압 및 인가된 PWM 데이터 전압에 기초한 전압(이하, 제 4 전압이라 한다.)을 제 2 구동 트랜지스터(321)의 게이트 단자(A)에 인가할 수 있다.
- [0102] 이에 따라, 제 1 구동 트랜지스터(311)의 게이트 단자(C)에 제 3 전압이 인가되고, 제 2 구동 트랜지스터(321)

의 게이트 단자(A)에 제 4 전압이 인가된 상태에서, 발광 소자(200)에 구동 전압(VDD)이 인가되면, PAM 구동 회로(310)는 PAM 데이터 전압에 대응되는 진폭의 구동 전류를 발광 소자(200)로 제공하고, 발광 소자(200)는 발광을 시작한다.

- [0103] 이때, PWM 구동 회로(320)는 스위프 전압(선형 변화 전압)을 인가받게 되는데, 오프 상태의 제 2 구동 트랜지스터(321)는, 게이트 단자(A) 전압이 스위프 전압에 따라 선형 변화하여 제 4 전압에서 제 2 전압이 될 때까지 오프 상태를 유지하게 된다.
- [0104] 제 2 구동 트랜지스터(321)의 게이트 단자(A) 전압이 제 2 전압에 도달하면, 제 2 구동 트랜지스터(321)는 온되며, 이에 따라, 제 2 구동 트랜지스터(321)의 소스 단자로 인가되는 구동 전압(VDD)이 드레인 단자를 통해 제 1 구동 트랜지스터(311)의 게이트 단자(C)에 인가되게 된다.
- [0105] 제 1 구동 트랜지스터(311)의 소스 단자에는 구동 전압(VDD)이 인가되고 있으므로, 제 1 구동 트랜지스터(311)의 게이트 단자(C)에 구동 전압(VDD)이 인가되면 제 1 구동 트랜지스터(311)의 게이트 단자와 소스 단자 사이의 전압은 제 1 구동 트랜지스터(311)의 문턱 전압을 초과하게 되어 제 1 구동 트랜지스터(311)는 오프된다(참고로, PMOSFET의 경우 문턱 전압은 음의 값을 가지며, 게이트 단자와 소스 단자 사이에 문턱 전압 이하의 전압이 인가되면 온되고, 문턱 전압을 초과하는 전압이 전압이 인가되면 오프된다.) 제 1 구동 트랜지스터(311)가 오프되면, 더 이상 구동 전류는 흐르지 못하고, 발광 소자(200)는 발광을 멈춘다.
- [0106] 이와 같이, PWM 구동 회로(320)는 제 1 구동 트랜지스터(311)의 게이트 단자(A) 전압을 제어하여 구동 전류의 펄스 폭을 제어할 수 있다.
- [0107] 이하에서는 도 8을 통해 제 2 구동 트랜지스터(321)의 문턱 전압 보상에 관한 동작을 보다 자세히 설명한다. 도 8은 본 개시의 일 실시 예에 따른 PWM 구동 회로(320)의 회로도이다. 이하에서 숫자로 예를 들어 설명하는 각종 전압은 하나의 예에 불과하며, 해당 값에 한정되는 것은 아니다.
- [0108] 도 8에 따르면, PWM 구동 회로(320)는, 제 2 구동 트랜지스터(321)의 드레인 단자와 게이트 단자 사이에 연결된 제 3 트랜지스터(322), 드레인 단자가 제 2 구동 트랜지스터(321)의 게이트 단자(A) 및 제 3 트랜지스터(322)의 소스 단자에 공통 연결되는 제 4 트랜지스터(323), 일 단이 제 2 구동 트랜지스터(321)의 게이트 단자(A), 제 3 트랜지스터(322)의 소스 단자 및 제 4 트랜지스터(323)의 드레인 단자에 공통 연결되는 제 3 커패시터(324), 소스 단자를 통해 PWM 데이터 전압이 인가되고, 드레인 단자가 제 3 커패시터(324)의 타 단(B)에 연결되는 제 5 트랜지스터(325), 일 단이 제 3 커패시터(324)의 타 단 및 제 5 트랜지스터(325)의 드레인 단자와 공통 연결되고, 타 단이 선형적으로 변화하는 스위프 전압을 인가받는 제 4 커패시터(326)를 포함한다.
- [0109] 전술한 바와 같이, PWM 구동 회로(320)는, 구동 전압(VDD)이 인가되면, 제 2 구동 트랜지스터(321)의 게이트 단자(A)에, 구동 전압(VDD) 및 제 2 구동 트랜지스터(321)의 문턱 전압을 합한 값만큼의 전압 즉, 제 2 전압을 인가하여, 제 2 구동 트랜지스터(321)의 문턱 전압을 보상하게 된다.
- [0110] 먼저, PWM 구동 회로(320)는, B 노드 및 A 노드를 각각 초기화 한다. 구체적으로, PWM 구동 회로(320)는 제어 신호 SPWM(n)에 따라 온된 제 5 트랜지스터(325)를 통해 데이터 라인(Sig<m>)으로부터 초기 전압(예를 들어, -5V)를 입력받아 B 노드에 인가하고, 제어 신호 Ref에 따라 온된 제 4 트랜지스터(323)를 통해 데이터 라인(Sig<m>)으로부터 초기 전압(예를 들어, -5V)를 입력받아 A 노드에 인가한다.
- [0111] 이후, 구동 전압 단자를 통해 제 2 구동 트랜지스터(321)의 소스 단자로 구동 전압(VDD)(예를 들어, +8V)이 입력된다. 이때, 제 3 트랜지스터(322)는 제어 신호 RES에 따라 온된 상태이고, 제 2 구동 트랜지스터(321) 역시 게이트 단자(A) 전압이 -5V로 로우 상태이므로, 완전히 턴-온(fully turn-on)된다.
- [0112] 따라서, 입력된 구동 전압(VDD)이 제 2 구동 트랜지스터(321), 제 3 트랜지스터(322)를 차례로 지나면서 제 2 구동 트랜지스터(321)의 게이트 단자(A)에 인가되게 되는데, 이때, 제 2 구동 트랜지스터(321)의 게이트 단자(A)의 전압은 입력된 구동 전압(VDD)까지 상승하는 것이 아니라, 구동 전압 및 제 2 구동 트랜지스터(321)의 문턱 전압의 합에 해당하는 전압까지만 상승하게 된다.
- [0113] 이는 처음 구동 전압(VDD)이 제 2 구동 트랜지스터(321)의 소스 단자를 통해 인가될 때에는, 제 2 구동 트랜지스터(321)의 게이트 단자(A) 전압이 로우(예를 들어, -5V) 상태여서 제 2 구동 트랜지스터(321)가 완전히 턴-온(fully turn-on)되기 때문에, 전류가 충분히 흘러 제 2 구동 트랜지스터(321)의 게이트 단자(A) 전압이 원활히 상승하지만, 제 2 구동 트랜지스터(321)의 게이트 단자(A) 전압이 상승할수록 제 2 구동 트랜지스터(321)의 게이트 단자 및 소스 단자 간의 전압 차이가 줄어들어 전류의 흐름이 줄어들게 되며, 결국 제 2 구동 트랜지스터

(321)의 게이트 단자 및 소스 단자 간의 전압 차이가 제 2 구동 트랜지스터(321)의 문턱 전압에 도달하면, 제 2 구동 트랜지스터(321)가 오프되어 전류의 흐름이 멈추게 되기 때문이다.

- [0114] 즉, 제 2 구동 트랜지스터(321)의 소스 단자에는 구동 전압(VDD)이 인가되고 있으므로, 구동 전압(VDD)에 제 2 구동 트랜지스터(321)의 문턱 전압을 합한 전압(즉, 제 2 전압)까지만 제 2 구동 트랜지스터(321)의 게이트 단자(A) 전압이 상승하게 되는 것이다. 이와 같이, 제 2 구동 트랜지스터(321)의 게이트 단자(A)에 제 2 전압이 인가됨으로써, 제 2 구동 트랜지스터(321)의 문턱 전압이 보상될 수 있다.
- [0115] 한편, 제 1 구동 트랜지스터(311)의 문턱 전압 보상에 관한 PAM 구동 회로(310)의 구성 및 동작은, 제 2 구동 트랜지스터(321)의 문턱 전압 보상에 관해 상술한 내용과 유사하므로, 당업자라면, 도 8을 통해 상술한 내용, 도 9에 도시된 회로도 및 도 10의 타이밍도를 통해, 제 1 구동 트랜지스터(311)의 문턱 전압 보상에 관한 PAM 구동 회로(310)의 구성 및 동작을 쉽게 이해할 수 있으므로, 이에 관한 중복 설명은 생략하기로 한다.
- [0116] 이상과 같이, 본 개시의 일 실시 예에 따르면, 디스플레이 패널(1000, 1000')의 각 서브 픽셀에 포함되는 제 2 구동 트랜지스터(321)의 문턱 전압은 내부 보상될 수 있으며, 이는 제 1 구동 트랜지스터(311)의 문턱 전압 역시 마찬가지이다.
- [0117] 여기서, "내부 보상"이라는 용어는, 구동 트랜지스터(311, 321)의 문턱 전압이 구동 회로(300)의 동작 중에 구동 회로(300) 내부에서 자체적으로 보상됨을 나타내며, 이와 같은 내부 보상 방식은, 구동 회로(300) 외부에서 구동 회로(300)로 인가할 데이터 전압 자체를 보정하여 구동 트랜지스터(311, 312)의 문턱 전압을 보상하는 외부 보상 방식과는 구별된다.
- [0118] 한편, 이상과 같이, 본 개시의 일 실시 예에 따르면, 디스플레이 패널(1000, 1000')에 포함된 구동 트랜지스터들(311, 321)의 문턱 전압이 내부 보상되므로, 하나의 영상 프레임을 디스플레이 하기 위해 디스플레이 패널(1000, 1000')의 모든 픽셀(또는 모든 서브 픽셀)에 PAM 데이터 전압을 인가 내지 설정할 때, 디스플레이 패널(1000, 1000')에 포함된 모든 픽셀(또는 모든 서브 픽셀)에는 일괄적으로 PAM 데이터 전압이 인가될 수 있게 된다. 이에 따라, 하나의 영상 프레임을 디스플레이하기 위한 전체 시간 구간 중 발광 소자(200)가 발광하는 발광 구간을 충분히 확보할 수 있게 된다.
- [0119] 이는, 디스플레이 패널(1000, 1000')에 포함된 픽셀들을 라인 별로 순차적으로 스캔하여 문턱 전압이 보상된 PAM 데이터 전압을 라인 별로 따로 인가해야 하는 외부 보상 방식과의 차이점이 된다.
- [0120] 한편, 상술한 본 개시의 일 실시 예에서, PWM 데이터 전압은, 픽셀별 계조 표현을 위해, 디스플레이 패널(1000, 1000')에 포함된 픽셀들에 라인별로 순차적으로 인가되게 된다.
- [0121] 이하에서는, 도 9 및 도 10을 통해 본 개시의 일 실시 예에 따른 구동 회로(300)의 구성 및 동작을 보다 자세히 설명한다.
- [0122] 도 9는 본 개시의 일 실시 예에 따른 구동 회로(300)의 상세 회로도이다. 먼저, 도 9를 통해 구동 회로(300)를 구성하는 소자들 및 그 소자들의 연결관계를 설명한다.
- [0123] 도 9는 하나의 서브 픽셀 관련 회로 즉, 하나의 발광 소자(200) 및 그 하나의 발광 소자(200)를 구동하기 위한 구동 회로(300)를 도시하고 있다. 따라서, 디스플레이 패널(1000, 1000')에는 도 9와 같은 발광 소자(200) 및 구동 회로(300)가 서브 픽셀 별로 마련될 수 있다. 한편, 발광 소자(200)는 R, G, B 중 어느 한 색상의 LED일 수 있다.
- [0124] 도 9에 따르면, 구동 회로(300)는, PAM 구동 회로(310), PWM 구동 회로(320), 제 6 내지 제 8 트랜지스터(331, 332, 361)를 포함할 수 있다.
- [0125] PAM 구동 회로(310)는, 제 1 구동 트랜지스터(311)의 드레인 단자와 게이트 단자 사이에 연결된 제 1 트랜지스터(312), 일단이 제 1 구동 트랜지스터(311)의 소스 단자, 제 2 구동 트랜지스터(321)의 소스 단자 및 구동 회로(300)의 구동 전압(VDD) 단자에 공통 연결되는 제 1 커패시터(313), 일단이 제 1 구동 트랜지스터(311)의 게이트 단자(C), 제 1 커패시터(313)의 타 단 및 제 1 트랜지스터(312)의 소스 단자에 공통 연결되는 제 2 커패시터(314), 소스 단자를 통해 데이터 신호(Sig_m)₁가 인가되고 드레인 단자가 제 2 커패시터(314)의 타 단(D)에 연결되는 제 2 트랜지스터(315)를 포함한다.
- [0126] PAM 구동 회로(310)는, 제어 신호 RES에 따라 제 1 트랜지스터(312)가 온된 동안 구동 전압(VDD)이 구동 전압(VDD) 단자로부터 제 1 구동 트랜지스터(311)의 소스 단자를 통해 인가되면, 온된 제 1 구동 트랜지스터(311)를

통해 구동 전압(VDD) 및 제 1 구동 트랜지스터(311)의 문턱 전압을 합한 값만큼의 제 1 전압을 제 1 구동 트랜지스터(311)의 게이트 단자(C)에 인가할 수 있다.

[0127] 또한, PAM 구동 회로(310)는, 제 2 트랜지스터(315)의 소스 단자를 통해 PAM 데이터 전압이 인가되면, 제 1 전압 및 인가된 PAM 데이터 전압을 합한 값만큼의 제 3 전압을 제 1 트랜지스터(311)의 게이트 단자(C)에 인가할 수 있다. 이때, 제 1 커패시터(313)의 양 단에는 상기 인가된 PAM 데이터 전압 및 제 1 구동 트랜지스터(311)의 문턱 전압을 합한 값 만큼의 전압이 충전되게 된다.

[0128] PWM 구동 회로(320)는, 전술한 바와 같이, 제 2 구동 트랜지스터(321)의 드레인 단자와 게이트 단자 사이에 연결된 제 3 트랜지스터(322), 드레인 단자가 제 2 구동 트랜지스터(321)의 게이트 단자(A) 및 제 3 트랜지스터(322)의 소스 단자에 공통 연결되는 제 4 트랜지스터(323), 일 단이 제 2 구동 트랜지스터(321)의 게이트 단자(A), 제 3 트랜지스터(322)의 소스 단자 및 제 4 트랜지스터(323)의 드레인 단자에 공통 연결되는 제 3 커패시터(324), 소스 단자를 통해 데이터 신호(Sig_m)>가 인가되고 드레인 단자가 제 3 커패시터(324)의 타 단(B)에 연되는 제 5 트랜지스터(325), 일 단이 제 3 커패시터(324)의 타 단 및 제 5 트랜지스터(325)의 드레인 단자와 공통 연결되고, 타 단이 선형적으로 변화하는 스위프 전압을 인가받는 제 4 커패시터(326)을 포함한다.

[0129] PWM 구동 회로(320)는, 제 3 트랜지스터(322)가 온된 동안 구동 전압(VDD)이 구동 전압 단자로부터 제 2 구동 트랜지스터(321)의 소스 단자를 통해 인가되면, 온된 제 2 구동 트랜지스터(321)를 통해 구동 전압(VDD) 및 제 2 구동 트랜지스터(321)의 문턱 전압을 합한 값만큼의 제 2 전압을 제 2 구동 트랜지스터(321)의 게이트 단자(A)에 인가할 수 있다.

[0130] 또한, PWM 구동 회로(320)는, 제 5 트랜지스터(325)의 소스 단자를 통해 PWM 데이터 전압이 인가되면, 제 2 전압 및 인가된 PWM 데이터 전압을 합한 값만큼의 제 4 전압을 제 2 트랜지스터(321)의 게이트 단자에 인가할 수 있다.

[0131] 제 6 트랜지스터(331)는 소스 단자가 제 2 구동 트랜지스터(321)의 드레인 단자 및 제 3 트랜지스터(322)의 드레인 단자에 공통 연결되고, 드레인 단자가 제 1 구동 트랜지스터(311)의 게이트 단자(C), 제 1 커패시터(313)의 상기 타 단, 제 2 커패시터(314)의 상기 일 단, 및 제 1 트랜지스터(312)의 소스 단자에 공통 연결된다. 제 6 트랜지스터(331)는, 제어 신호 Emi에 따라 온/오프되어 PAM 구동 회로(310)와 PWM 구동 회로(320)를 전기적으로 연결 또는 분리한다.

[0132] 제 7 트랜지스터(332)는, 소스 단자가 제 1 구동 트랜지스터(311)의 드레인 단자 및 제 1 트랜지스터(312)의 드레인 단자에 공통 연결되고, 드레인 단자가 발광 소자(200)의 애노드 단자에 연결된다. 제 7 트랜지스터(332)는, 제어 신호 Emi에 따라 온/오프되어 PAM 구동 회로(310)와 발광 소자(200)를 전기적으로 연결 또는 분리한다.

[0133] 제 8 트랜지스터(361)는, 발광 소자(200)의 애노드 단자 및 캐소드 단자 사이에 연결된다. 제 8 트랜지스터(361)는, 발광 소자(200)가 TFT 층(3000) 위에 실장되어 구동 회로(300)와 전기적으로 연결되기 전에는, 구동 회로(300)의 이상 여부를 체크하기 위해 제어 신호 Test에 따라 온 되고, 발광 소자(200)가 TFT 층(3000) 위에 실장되어 구동 회로(300)와 전기적으로 연결된 이후에는, 발광 소자(200)에 잔류하는 전하를 방전시키기 위해 제어 신호 Discharging에 따라 온된다.

[0134] 한편, 발광 소자(200)의 캐소드 단자는 그라운드 전압(VSS) 단자에 연결된다.

[0135] 이하에서는, 도 10을 통해, 구동 회로(300)의 동작을 보다 자세히 설명한다. 도 10은 본 개시의 일 실시 예에 따라 도 9의 구동 회로(300)를 구동하기 위한 각종 신호의 타이밍도이다. 한편, 이하에서 숫자로 예를 들어 설명하는 각종 전압이나 시간은 하나의 예에 불과하며, 해당 값에 한정되는 것은 아니다. 또한, 각 기간들의 명칭이 도 10에 도시된 바에 의해 한정되는 것도 아니다

[0136] 도 10을 참조하면, 구동 회로(300)는 하나의 영상 프레임을 디스플레이하기 위해, 노드 초기화 기간(Initialize), 문턱 전압(Vth) 보상 기간, 데이터 전압 설정 기간, 발광 기간(Emitting), 방전 기간(LED Discharging) 기간 순으로 구동될 수 있다.

[0137] 초기화 기간은, B, D 노드 초기화 기간 및 A, C 노드 초기화 기간을 포함할 수 있다.

[0138] B, D 노드 초기화 기간은, 제 2 및 제 1 구동 트랜지스터(321, 311)의 게이트 단자(즉, A 노드 및 C 노드)의 전압을 안정화시키기 위해, 제 3 커패시터(324)의 상기 타 단(즉, B 노드)와 제 2 커패시터(315)의 상기 타

단(즉, D 노드)의 전압을 초기화하는 기간이다.

- [0139] 구동 회로(300)는 B, D 노드 초기화 기간에 B, D 노드의 전압을 초기 전압(예를 들어, -5V)으로 초기화한다. 구체적으로, B, D 노드 초기화 기간에는, 제어 신호 SPWM(n) 및 SPAM에 따라 제 5 트랜지스터(325) 및 제 2 트랜지스터(315)가 온되므로, 데이터 신호 라인(Sig<m>)으로부터 인가되는 초기 전압(예를 들어, -5V)이 제 5 트랜지스터(325)를 통해 B 노드에 인가되고, 제 2 트랜지스터(315)를 통해 D 노드에 인가된다.
- [0140] 한편, A, C 노드 초기화 기간은, 제 2 구동 트랜지스터(321)의 게이트 단자(즉, A 노드) 및 제 1 구동 트랜지스터(311)의 게이트 단자(즉, C 노드)의 전압을 초기화하기 위한 기간이다.
- [0141] A, C 노드 초기화 기간에는, 제어 신호 SPWM(n) 및 SPAM에 더하여, 제어 신호 RES, Ref, Emi가 로우 전압(예를 들어, -5V)을 갖는다. 또한, 구동 전압(VDD) 단자와 그라운드 전압(VSS) 단자에도 로우 전압(예를 들어, -5V)이 인가된다.
- [0142] 따라서, 데이터 신호 라인(Sig<m>)으로부터 인가되는 초기 전압(예를 들어, -5V)이, 제어 신호 Ref에 따라 온된 제 4 트랜지스터(323)를 통해 A 노드에 인가되고, 제어 신호 RES에 따라 온된 제 3 트랜지스터(322) 및 제어 신호 Emi에 따라 온된 제 6 트랜지스터(331)를 통해 C 노드에 인가된다.
- [0143] 한편, 초기 전압(예를 들어, -5V)은, 제어 신호 RES에 따라 온된 제 1 트랜지스터(312) 및 제어 신호 Emi에 따라 온된 제 7 트랜지스터(332)를 통해 발광 소자(200)의 애노드 단자에도 인가되므로, 발광 소자(200)의 양 단에는 -5V가 각각 인가되어 발광 소자(200)는 발광하지 않는다.
- [0144] 한편, A, C 노드 초기화 기간에는, 구동 전압(VDD) 단자의 전압이 로우(Low) 전압(-5V)에서 구동 전압(VDD, 예를 들어, +8V)으로 상승하게 된다. 이는, 발광 소자(200)가 발광하기 위해서는 구동 전압(VDD) 단자에 구동 전압(VDD)이 인가되고 있어야 하기 때문이다.
- [0145] 구동 전압 단자의 전압을, 데이터 전압 설정/문턱 전압(V_{th}) 보상 기간이나 발광 기간(Emitting)에 상승시키지 않고, 도 10에 도시된 바와 같이 A, C 노드가 초기화된 후에 바로 상승시키는 것은, 구동 전압 단자의 전압 변화가 구동 회로(300)의 각 노드에 커플링되어 미치는 영향이 안정화된 후에, 다음 동작들을 수행하는 것이 안정적이기 때문이다.
- [0146] 한편, 위와 같이 A, C 노드의 전압을 초기화하는 이유는, 제 1 및 제 2 구동 트랜지스터(311, 321)의 문턱 전압을 보상할 때, 제 1 및 제 2 구동 트랜지스터(311, 321)가 온된 상태를 유지하도록 하기 위함이다.
- [0147] 구체적으로, 문턱 전압 보상을 위해서는 제 1 및 제 2 구동 트랜지스터(311, 321)가 온된 상태이어야 하는데, 본 개시의 일 실시 예에 따르면, 문턱 전압 보상시 A, C 노드에는 초기 전압이 인가된 상태이므로, 위와 같이 구동 전압(VDD)이 커플링되어 A, C 노드의 전압을 어느 정도 상승시키더라도, 제 1 및 제 2 구동 트랜지스터(311, 321)는 온된 상태를 유지할 수 있다. 따라서, 본 개시의 일 실시 예에 따를 때, 초기 전압은, 구동 전압(VDD)과의 관계에서 적절히 설정될 수 있다.
- [0148] 문턱 전압 보상 기간은, 제 1 및 제 2 구동 트랜지스터(311, 321)의 문턱 전압(V_{th})를 보상하기 위한 기간이다. 문턱 전압 보상 기간에는 제어 신호 Emi에 따라 제 6 및 제 7 트랜지스터(331, 332)가 모두 오프된 상태이므로, PAM 구동 회로(310)과 PWM 구동 회로(320)는 각각 독립된 상태로 문턱 전압 보상이 이루어지게 된다.
- [0149] 구체적으로, 문턱 전압 보상 기간에는 제어 신호 RES가 로우 상태를 유지하므로, 제 1 및 제 3 트랜지스터(312, 322)가 온된 상태를 유지한다. 또한, 초기화 기간에 대한 설명에서 기술한 바와 같이, 제 1 및 제 2 구동 트랜지스터(311, 312)역시 온된 상태이다.
- [0150] 따라서, 구동 전압 단자의 전압이 로우 전압(-5V)에서 구동 전압(VDD, +8V)으로 상승하면, 구동 전압(VDD)이 제 2 구동 트랜지스터(321) 및 제 3 트랜지스터(322)를 차례로 지나 A 노드에 인가되기 시작하면서 제 2 구동 트랜지스터(321)의 문턱 전압 보상이 시작된다. 이에 따라, A 노드 전압이 제 2 전압이 되면, 제 2 구동 트랜지스터(311)가 오프되면서 제 2 구동 트랜지스터(321)의 문턱 전압이 보상이 끝나게 된다.
- [0151] 한편, 구동 전압 단자의 전압이 로우 전압(-5V)에서 구동 전압(VDD, +8V)으로 상승하면, 구동 전압(VDD)은 제 1 구동 트랜지스터(311) 및 제 1 트랜지스터(312)를 차례로 지나 C 노드에도 인가되기 시작한다. 이에 따라, 제 1 구동 트랜지스터(311)의 문턱 전압 보상이 시작되며, C 노드에 제 1 전압이 인가되면, 제 1 구동 트랜지스터(311)가 오프되면서 제 1 구동 트랜지스터(311)의 문턱 전압이 보상이 끝나게 된다.
- [0152] 보상이 끝나면 A, C 노드는 플로팅 상태를 유지한다.

- [0153] 데이터 전압 설정 기간은, PAM 구동 회로(310) 및 PWM 구동 회로(320)에 각각 데이터 전압을 설정하기 위한 기간이다.
- [0154] 본 개시의 일 실시 예에 따르면, 도 10에 도시된 바와 같이, PWM 데이터 전압 설정이 먼저 수행되고, 이후에 PAM 데이터 전압 설정이 수행될 수 있다. 그러나, 실시 예에 따라 순서가 바뀔 수도 있음은 물론이다.
- [0155] 한편, 데이터 전압 설정 기간에도 제 6 및 제 7 트랜지스터(331, 332)는 제어 신호 Emi에 따라 모두 오프된 상태 이므로, PAM 구동 회로(310)와 PWM 구동 회로(320)는 각각 독립된 상태로 데이터 전압이 설정되게 된다.
- [0156] 먼저, PWM 데이터 전압 설정 기간은, 데이터 라인(Sig <m> 배선)에서 전달된 PWM 데이터 전압이 제 2 구동 트랜지스터(321)의 게이트 단자(A 노드)로 인가되는 구간이다. 구체적으로, 제어 신호 SPWM(n)(예를 들어, -5V)에 따라 제 5 트랜지스터(325)가 온되면, 제 5 트랜지스터(325)의 소스 단자를 통해 인가되는 PWM 데이터 전압은 제 5 트랜지스터(325) 및 제 3 커패시터(324)를 통해 A 노드로 인가된다. 이에 따라, A 노드에는 제 2 전압 및 PWM 데이터 전압을 합한 값만큼의 제 4 전압이 입력된다.
- [0157] 한편, 제어 신호 SPWM(n)은 디스플레이 패널(1000, 1000')의 내부 또는 외부의 게이트 드라이버에서 출력된 신호일 수 있다. SPWM(n)에서 n은 디스플레이 패널(1000, 1000')에 포함된 픽셀 라인의 번호를 의미한다.
- [0158] 예를 들어, 디스플레이 패널(1000, 1000')에 매트릭스 형태로 배치된 복수의 픽셀이 270개의 가로 라인(또는 행)을 구성하는 경우라면, 게이트 드라이버는 1번 라인부터 270번 라인까지 각 라인에 포함된 픽셀들(또는 서브 픽셀들)의 제 5 트랜지스터(325)를 라인 별로 순차적으로 온시키는 제어 신호 즉, SPWM 1부터 SPWM 270를 출력할 수 있다.
- [0159] 이에 따라, 디스플레이 패널(1000, 1000')에 포함된 픽셀들(또는 서브 픽셀들)의 제 5 트랜지스터(325)는 라인 별로 순차적으로 온되며, PWM 데이터 전압은 매트릭스 형태로 배치된 복수의 픽셀의 라인 별로, 복수의 픽셀(정확하게는, 복수의 PWM 구동 회로(320))에 순차적으로 인가되게 된다.
- [0160] 먼저, PAM 데이터 전압 설정 기간은, 데이터 라인(Sig <m> 배선)에서 전달된 PAM 데이터 전압이 제 1 구동 트랜지스터(311)의 게이트 단자(C 노드)로 인가되는 구간이다. 구체적으로, 제어 신호 SPAM(예를 들어, -5V)에 따라 제 2 트랜지스터(315)가 온되면, 제 2 트랜지스터(315)의 소스 단자를 통해 인가되는 PAM 데이터 전압은 제 2 트랜지스터(315) 및 제 2 커패시터(314)를 통해 C 노드로 인가된다. 이에 따라, C 노드에는 제 1 전압 및 PAM 데이터 전압을 합한 값만큼의 제 3 전압이 입력된다.
- [0161] 한편, 제어 신호 SPAM은 디스플레이 패널(1000, 1000')의 내부 또는 외부의 게이트 드라이버에서 출력된 신호일 수 있다. 본 개시의 일 실시 예에 따르면, 제어 신호 SPAM은 제어 신호 SPWM(n)과 달리, 디스플레이 패널(1000, 1000')에 포함된 모든 픽셀(또는 모든 서브 픽셀)에 일괄적으로 인가될 수 있다.
- [0162] 예를 들어, 디스플레이 패널(1000, 1000')에 매트릭스 형태로 배치된 복수의 픽셀이 270개의 가로 라인(또는 행)을 구성하는 경우라면, 게이트 드라이버는 디스플레이 패널(1000, 1000')에 포함된 270개의 가로 라인(또는 행)을 구성하는 모든 픽셀들(또는 서브 픽셀들)의 제 2 트랜지스터(315)를 일괄적으로 온시키는 제어 신호 즉, SPAM을 출력할 수 있다.
- [0163] 이에 따라, 디스플레이 패널(1000, 1000')에 포함된 모든 픽셀들(또는 서브 픽셀들)의 제 2 트랜지스터(315)는 일괄적으로 온되며, PAM 데이터 전압은 매트릭스 형태로 배치된 복수의 픽셀(정확하게는, 복수의 PAM 구동 회로(320))에 일괄적으로 인가될 수 있다.
- [0164] 이때, 본 개시의 일 실시 예에 따르면, 디스플레이 패널(1000, 1000')에 포함된 모든 서브 픽셀(정확하게는, 모든 PAM 구동 회로(310))에 일괄적으로 인가되는 PAM 데이터 전압은 동일한 크기의 전압일 수 있다.
- [0165] 또는, 본 개시의 다른 일 실시 예에 따르면, 디스플레이 패널(1000, 1000')은 복수의 영역으로 구분될 수 있는데, 이 경우, 디스플레이 패널(1000, 1000')에 포함된 모든 서브 픽셀(정확하게는, 모든 PAM 구동 회로(310))에 일괄적으로 인가되는 PAM 데이터 전압은, 영역에 따라 상이하게 인가될 수도 있다. 이에 관한 내용은 도 12a 및 도 12b를 통해 보다 자세히 설명하기로 한다.
- [0166] 발광 기간(Emitting)은 발광 소자(200)가 발광하는 구간이다. 발광 기간 동안 발광 소자(200)는, 구동 회로(300)가 제공하는 구동 전류의 진폭 및 펄스 폭에 따라 발광함으로써, 인가된 PAM 데이터 전압 및 PWM 데이터 전압에 대응되는 계조를 표현하게 된다.
- [0167] 구체적으로, 발광 기간 동안에는 제어 신호 Emi에 따라 제 6 및 제 7 트랜지스터(331, 332)가 온되므로, PAM 구

동 회로(310), PWM 구동 회로(320) 및 발광 소자(200)는 서로 전기적으로 연결된 상태가 된다.

- [0168] 발광 기간이 시작되면, 구동 전압 단자를 통해 구동 전압(VDD, 예를 들어, +8V)이 제 1 구동 트랜지스터(311) 및 제 7 트랜지스터(332)를 통해 발광 소자(200)로 전달되므로, 발광 소자(200) 양단에는 +13V의 전위차가 발생하여 발광 소자(200)가 발광을 시작한다. 이때, 발광 소자(200)를 발광시키는 구동 전류는 PAM 데이터 전압에 대응되는 진폭을 갖는다.
- [0169] 한편, 발광 기간에는 선형적으로 변화하는 전압인 스위프 전압(Vsweep)이 제 4 커패시터(326)로 인가된다. 예를 들어, 스위프 전압(Vsweep)이 +6V에서 0V로 점점 감소하는 전압인 경우, 스위프 전압은 제 4 커패시터(326) 및 제 3 커패시터(324)를 통해 플로팅 상태에 있는 제 2 구동 트랜지스터(321)의 게이트 단자(즉, A노드)에 전달된다.
- [0170] 따라서, A 노드의 전압은 제 4 전압부터 스위프 전압에 따라 감소하게 되고, 감소하던 A 노드의 전압이 제 2 전압이 되면, 제 2 구동 트랜지스터(321)는 오프 상태에서 온 상태가 된다. 구체적으로, 발광 기간에는 제 2 구동 트랜지스터(321)의 소스 단자에 구동 전압(VDD)이 인가되고 있는 상태이므로, A 노드에 제 2 전압(즉, 구동 전압(VDD) 및 제 2 구동 트랜지스터(321)의 문턱 전압을 합한 전압)이하의 전압이 인가되면, 제 2 구동 트랜지스터(321)의 게이트-소스 간 전압이 문턱 전압보다 낮아지게 되어, 제 2 구동 트랜지스터(321)는 온되게 된다.
- [0171] 제 2 구동 트랜지스터(321)가 온되면, 제 6 트랜지스터(331)를 통해 구동 전압(VDD)이 C 노드에 전달된다. 구동 전압(VDD)이 C 노드에 전달되면, 제 1 구동 트랜지스터(311)의 게이트-소스 간 전압은 0V가 되어 제 1 구동 트랜지스터(311)의 문턱 전압 이상이 되므로, 제 1 구동 트랜지스터(311)는 오프된다. 제 1 구동 트랜지스터(311)가 오프되면, 구동 전압(VDD)이 발광 소자(200)까지 도달하지 못하게 되므로 발광 소자(200)의 발광은 종료된다.
- [0172] 이와 같이, PWM 구동 회로(320)는 구동 전압(VDD)(예를 들어, +8V)이 발광 소자(200)에 인가된 때부터, 제 2 구동 트랜지스터(321)의 게이트 단자(A)에 인가된 제 4 전압이 스위프 전압(Vsweep)에 따라 변화하여 제 2 전압이 될 때까지, 구동 전류를 발광 소자(200)로 제공하게 된다. 즉, 구동 전류는 PWM 데이터에 대응되는 크기의 펄스 폭을 갖게 된다.
- [0173] 한편, 발광 소자(200)의 발광이 종료되었음에도 발광 소자(200)에 잔류하는 전하가 존재할 수가 있다. 이로 인해, 발광 종료 후에 발광 소자(200)가 미세하게 발광하는 문제점이 유발될 수 있으며, 이는, 낮은 계조(예를 들어, 블랙)를 표현할 때 특히 문제가 될 수 있다.
- [0174] 방전 기간(LED Discharging) 기간은, 발광 기간이 종료된 후 발광 소자(200)에 잔류하는 전하를 방전시키기 위한 기간으로, 구동 회로(300)는 제어 신호 Discharging에 따라 제 8 트랜지스터(361)를 온시킴으로써, 발광 소자(200)에 잔류하는 전하를 그라운드 전압(VSS) 단자로 완전히 방전시키며, 이에 따라, 상술한 문제점이 해결될 수 있다.
- [0175] 한편, 제 8 트랜지스터(361)는, 발광 소자(200)가 TFT 층(3000) 위에 실장되어 구동 회로(300)와 전기적으로 연결되기 전에는, 구동 회로(300)의 이상 여부를 체크하기 위한 용도로 이용될 수 있다. 예를 들어, 제품의 개발자나 제조자는, 제어 신호 Test와 같이, 발광 기간 동안 제 8 트랜지스터(361)를 온시킨 후 제 8 트랜지스터(361)를 흐르는 전류를 확인함으로써, 구동 회로(300)의 이상 여부(예를 들어, 회로의 쇼트나 오픈 등)를 체크할 수 있다.
- [0176] 도 10에 도시된 각종 데이터 신호(Sig<m>), 전원 신호(VDD, VSS) 및 제어 신호(RES, Ref, SPWM(n), SPAM, Emi, Vsweep, Test, Discharging)는 외부의 TCON(Timing Controller), 프로세서, 각종 드라이버(예를 들어, 데이터 드라이버, 게이트 드라이버)등으로부터 수신될 수 있다. 이에 관한 자세한 내용은 본 개시의 요지와 무관하므로, 더 자세한 설명은 생략한다.
- [0177] 한편, 도 10에 도시된 바와 같이, 본 개시의 일 실시 예에 따르면, PAM 데이터 전압은 디스플레이 패널(1000, 1000')에 포함된 모든 PAM 구동 회로(310)에 일괄적으로 인가되는 것을 볼 수 있다. 이는, PAM 구동 회로의 구동 트랜지스터의 문턱 전압을 외부 보상 방식으로 보상하기 때문에 PAM 데이터 전압을 설정하기 위해 픽셀 라인을 스캔해야 하는, 종래 기술과의 차이점이 된다.
- [0178] 예를 들어, 120 헤르쯔(Hz)로 영상을 디스플레이하는 경우, 하나의 영상 프레임을 디스플레이하기 위해, 8300 마이크로 세컨드(us)가 이용되는데, 디스플레이 패널이 270개의 가로 라인(행)으로 구성된 경우, 전체 라인을 스캔하는데 2470us 정도의 시간이 소요된다.

- [0179] 따라서, 외부 보상 방식을 이용하는 경우, PWM 데이터 전압과 PAM 데이터 전압을 디스플레이 패널에 포함된 전체의 구동 회로에 설정하기 위해서는, 대략 5000us가 필요하므로, 한 프레임당 발광 기간이 차지할 수 있는 시간의 퍼센티지를 계산해 보면, $(3300/8300)*100=39.8\%$ 와 같이, 40%를 넘기기 어렵게 된다.
- [0180] 그러나, 본 개시의 일 실시 예에 따르면, PAM 데이터 전압이 일괄적으로 인가되어 구동 회로(300)에 설정되므로, 도 10에 도시된 각 기간들에 할당된 시간을 참조하여 한 프레임당 발광 기간이 차지할 수 있는 시간의 퍼센티지를 계산해 보면, $(5760/8300)*100=69.2\%$ 와 같이, 65% 이상이 확보될 수 있는 것을 볼 수 있다.
- [0181] 이와 같이, 발광 구간이 충분히 확보되면, 종래에 PWM 및 PAM 구동 트랜지스터들의 문턱 전압을 모두 외부 보상하기 위해 필요했던 각종 자원들(예를 들어, TCON, 메모리, 데이터 드라이버, PCB 등의 관련 기능)을 삭제할 수 있으므로, 동작의 단순화 및 비용 절감에 도움이 된다.
- [0182] 또한, 발광 구간이 짧으면 각 계조별 발광 제어 시간이 짧아지므로, PWM 방식을 통해 다양한 계조를 표현하는데 어려움이 있게 되는데, 이와 같은 문제를 해결할 수 있게 되며, 발광 소자의 수명 연장에도 도움이 될 수 있다.
- [0183] 도 11a 및 도 11b는 본 개시의 일 실시 예에 따른 구동 회로(300)의 A, C 노드에 대한 실험 파형이다. 특히, 도 11b는 도 11a에 도시된 파형에서 0 내지 200us 구간을 확대하여 도시한 도면이다.
- [0184] 실험에서 구동 전압(VDD)은 +8V로 설정하였으며, 제 1 및 제 2 구동 트랜지스터(311, 321)의 문턱 전압은 모두 -4V로 설정하였다.
- [0185] 한편, 본 개시의 일 실시 예에 따르면, PAM 데이터 전압은 도 10에 도시된 바와 같이, B, D 노드 초기화 기간(20us), A, C 노드 초기화 기간(20us), Vth 보상(20uS) 및 PWM 데이터 전압 설정 기간(2470us) 이후에 인가되는 것이나, 실험의 편의상 PAM 데이터는 2mS에 인가하였다. 또한, 도 10에서는 B, D 노드 초기화 기간이 20uS인 경우를 예로 들었으나, 도 11b의 실험에서는 40uS로 설정하였다.
- [0186] 도 11b를 참조하면, ① 구간(B, D 노드 초기화 기간, 40us) 및 ② 구간(A, C 노드 초기화 기간, 40us~60us)에서, B, D, A, C 노드는 -5V로 초기화되는 것을 볼 수 있다.
- [0187] ② 구간 중간에 구동 전압 단자의 전압이 -5V 에서 +8V로 상승하므로, 커플링 효과로 인해, A, C 노드의 전압이 약 +2V 까지 상승하는 것을 볼 수 있다. 그러나, 전술한 바와 같이, 문턱 전압 보상 기간에는 구동 전압(+ 8V)이 제 1 및 제 2 구동 트랜지스터(311, 321)의 소스 단자에 인가되는 상태이므로, 제 1 및 제 2 구동 트랜지스터(311, 321)의 게이트-소스 간 전압은 문턱 전압 이하가 되어 제 1 및 제 2 구동 트랜지스터(311, 321)는 온된 상태를 유지하게 된다.
- [0188] 한편, ③ 구간(문턱 전압 보상 기간)에서 A, C 노드의 전압은 각각 약 +3V가 되는 것을 볼 수 있다. 구동 전압(VDD)은 +8V이고, 제 1 및 제 2 구동 트랜지스터(311, 321)의 문턱 전압은 각각 -4V이므로, 두 전압의 합인 +4V(제 2 전압(72) 및 제 1 전압(71))가 A, C 노드에 각각 인가되어야 하며, 이는 도시된 실험 결과와 일치한다.
- [0189] 이후, ④ 시점에 PWM 데이터 전압이 인가되면, A 노드의 전압은, 인가된 PWM 데이터 전압 만큼 상승하여 제 4 전압이 되고, 도 11a의 ⑤ 시점에 PAM 데이터 전압이 인가되면, C 노드의 전압은, 인가된 PAM 데이터 전압만큼 상승하여 제 3 전압이 된다.
- [0190] 위와 같이, A, C 노드에 각 데이터 전압이 설정된 후, 발광 소자(200)는 발광 기간에 발광하게 된다. 이때, 발광 소자(200)는 PWM 데이터 전압에 대응되는 시간 동안 발광하게 되는데, 여기서, PWM 데이터 전압에 대응되는 시간은, 발광 기간이 시작되는 시점 즉, 구동 전압(VDD)이 발광 소자(200)에 인가된 때부터, A 노드에 인가된 제 4 전압이 스위프 전압(Vsweep)에 따라 변화하여 제 2 전압이 될 때까지가 된다.
- [0191] 도 11a를 참조하면, 발광 기간(80)이 시작되는 시점부터 발광 소자(200)가 발광하는 것을 확인할 수 있다. 또한, A 노드 전압이 스위프 전압(Vsweep)에 따라 선형적으로 감소하는 것을 확인할 수 있으며, 선형적으로 감소하던 A 노드의 전압이 특정 전압에 도달하면, 발광 소자(200)가 발광을 멈추는 것을 확인할 수 있다.(도 11a의 LED emission)
- [0192] 도 12a 및 도 12b는 본 개시의 일 실시 예에 따라 디스플레이 패널(1000, 1000')을 통해 HDR(High Dynamic Ragne)을 구현하는 내용을 설명하기 위한 도면이다.
- [0193] HDR은 디지털 영상에서 밝은 계조 영역은 더 밝게 표현하고, 어두운 계조의 영역은 더 어둡게 표현하여 사람이 실제 눈으로 보는 것에 가깝게 밝기의 범위(Dynamic Range)를 확장시키는 기술이다. 본 개시의 실시 예들에 따

른 디스플레이 패널(1000, 1000')을 이용하여 HDR기능을 구현할 수 있다.

- [0194] 본 개시의 일 실시 예에 따르면, 복수의 디스플레이 패널(1000, 1000')을 조합하여 하나의 대면적의 디스플레이 패널(10000)을 구성할 수 있다. 이때, 대면적 디스플레이 패널(1000)을 구성하는 각 디스플레이 패널(1000, 1000')을 모듈라 패널이라고 하면, 도 12a는 9개의 모듈라 패널이 하나의 대면적 디스플레이 패널(1000)을 이루는 실시 예를 도시하고 있다. 한편, 대면적 디스플레이 패널(1000)을 구성하는 모듈라 패널의 개수가 9개에 한정되지 않음은 물론이다. 가령, 4개, 12개 등과 같이 다양한 개수의 모듈라 패널로 대면적 디스플레이 패널이 구성될 수 있다.
- [0195] 전술한 바와 같이, 디스플레이 패널(1000, 1000')에 포함된 모든 서브 픽셀(정확하게는, 모든 PAM 구동 회로(310))에 일괄적으로 인가되는 PAM 데이터 전압은, 동일한 크기의 전압일 수 있으며, 도 9는 이러한 실시 예에 대응된다. 즉, 도 9의 예에서는, PAM 데이터 전압이 하나의 데이터 라인(Sig 배선)을 통해 디스플레이 패널(1000, 1000')에 포함된 모든 서브 픽셀에 일괄적으로 인가되므로, 동일한 크기의 PAM 데이터 전압이 인가되게 된다. 즉, 하나의 모듈라 패널에는 동일한 PAM데이터 전압이 인가된다.
- [0196] 그러나, 이와 같이 모든 서브 픽셀에 동일한 PAM 데이터 전압이 인가되어야하는 것은 하나의 디스플레이 패널(1000, 1000')에 국한될 뿐, 각 모듈라 패널은 자신의 데이터 라인(Sig<m> 배선)을 별도로 포함하므로, 각 모듈라 패널 별로는 다른 크기의 PAM 데이터 전압이 인가될 수 있다.
- [0197] 따라서, 도 12a와 같은 대면적 디스플레이 패널(10000)에서, HDR 구동이 요구되는 모듈라 패널이 있는 경우, 해당 모듈라 패널에는 다른 모듈라 패널과는 상이한 PAM 데이터 전압을 인가함으로써, HDR 기능을 구현할 수 있다. 가령, 영상의 밝은 부분을 더 밝게 표현하기 위해, 밝은 부분은 포함하는 모듈라 패널에는 다른 모듈라 패널보다 높은 PAM 데이터 전압을 인가할 수 있을 것이다.
- [0198] 한편, HDR 기능의 구현 예가 이에 한정되는 것은 아니다. 구체적으로, 전술한 바와 같이, 디스플레이 패널(1000, 1000') 즉, 모듈라 패널을 복수의 영역으로 구분하고, 나뉘어진 복수의 영역 단위로 HDR을 구현할 수도 있다
- [0199] 도 12b의 우측 도면은, 하나의 모듈라 패널을 9개의 영역 즉, 9개의 HDR 블록으로 구분한 실시 예를 도시하고 있다. 그러나, 실시 예가 이에 한정되는 것은 아니다. 가령, 실시 예에 따라 하나의 모듈라 패널이 4개, 12개 등과 같이 다양한 개수의 HDR 블록을 포함하도록 구현될 수 있음은 물론이다.
- [0200] 이 경우, 모듈라 패널에 포함된 모든 서브 픽셀에 일괄적으로 PAM 데이터를 인가하면서도 HDR 구동이 필요한 블록에는 상이한 PAM 데이터 전압을 인가되어야 하는데, 이를 위해, 본 개시의 일 실시 예에 따르면, 나뉘어진 HDR 블록 별로 PAM 데이터 전압을 인가하는 별도의 배선이 마련될 수 있다.
- [0201] 도 12b의 좌측에 도시된 회로도에는, HDR 블록 5에 포함된 모든 서브 픽셀 중 하나의 서브 픽셀을 구성하는 구동 회로(300)를 도시하고 있으며, 도시된 바와 같이 별도의 데이터 라인(PAM 데이터(Block 5), 90)를 포함하는 것을 볼 수 있다.
- [0202] 이와 같이, 하나의 디스플레이 패널(1000, 1000')을 복수의 영역으로 나누고, 나뉘어진 영역별로 PAM 데이터 전압을 인가하기 위한 별도의 데이터 라인을 마련하는 경우, 하나의 모듈라 패널 내에서도 나뉘어진 영역 별로 HDR을 구현할 수 있다.
- [0203] 한편, 이상에서는, 구동 회로(300)에 포함된 트랜지스터들(311, 312, 315, 321, 322, 323, 325, 331, 332, 361)이 모두 PMOSFET(P-channel Metal Oxide Semiconductor Field Effect Transistor)으로 구현된 것을 예로 들었다. 그러나, 실시 예가 이에 한정되는 것은 아니다. 즉, 본 개시의 일 실시 예에 따르면, 포함된 트랜지스터들이 모두 NMOSFET(N-channel Metal Oxide Semiconductor Field Effect Transistor)으로 구성된 구동 회로도 상술한 구동 회로(300)와 동일한 동작을 하도록 구현될 수 있다.
- [0204] 이때, NMOSFET으로 이루어진 구동 회로의 경우, 트랜지스터의 종류 차이로 인한 차이점(예를 들어, 소자들 간의 연결 관계 차이 및 인가되는 각종 신호의 극성 차이)을 제외하고는, 도 9 또는 도 12b의 구동 회로(300)와 동일한 동작을 수행할 수 있다. 당업자라면 PMOSFET을 기준으로 전술한 설명을 통해 NMOSFET으로 구현된 구동 회로의 동작을 용이하게 이해할 수 있으므로, 이하 불필요한 중복 설명은 생략한다.
- [0205] 도 13은 본 개시의 일 실시 예에 따른 디스플레이 장치의 구성도이다. 도 13에 따르면, 디스플레이 장치(1300)는 디스플레이 패널(1000, 1000'), 패널 구동부(800) 및 프로세서(900)를 포함한다.

- [0206] 디스플레이 패널(1000, 1000')은 복수의 서브 픽셀을 구성하는 복수의 발광 소자(200) 및 각 발광 소자(200)들을 구동하기 위한 복수의 구동 회로(300)를 포함한다.
- [0207] 구체적으로, 디스플레이 패널(1000, 1000')은 게이트 라인들(G1 내지 Gn)과 데이터 라인들(D1 내지 Dm)이 상호 교차하도록 형성되고, 그 교차로 마련되는 영역에 구동 회로(300)가 형성될 수 있다. 예를 들어, 복수의 구동 회로(300) 각각은 인접한 R, G, B 서브 픽셀이 하나의 픽셀을 이루도록 구성될 수 있으나, 이에 한정되는 것은 아니다.
- [0208] 패널 구동부(800)는 프로세서(900)의 제어에 따라 디스플레이 패널(1000, 1000')(보다 구체적으로는, 복수의 구동 회로(300) 각각)을 구동하며, 타이밍 컨트롤러(810), 데이터 구동부(820) 및 게이트 구동부(830)를 포함할 수 있다.
- [0209] 타이밍 컨트롤러(810)는 외부로부터 입력 신호(IS), 수평 동기 신호(Hsync), 수직 동기 신호(Vsync) 및 메인 클럭 신호(MCLK) 등을 입력받아 영상 데이터 신호, 주사 제어 신호, 데이터 제어 신호, 발광 제어 신호 등을 생성하여 디스플레이 패널(1000, 1000'), 데이터 구동부(820), 게이트 구동부(830) 등에 제공할 수 있다.
- [0210] 특히, 타이밍 컨트롤러(810)는, 본 개시의 다양한 실시 예들에 따라, 각종 신호(Emi, Vsweep, Vini, VST, Test/Discharging) 중 적어도 하나를 구동 회로(300)에 인가할 수 있다. 또한, 실시 예에 따라, R, G, B 서브 픽셀 중 하나의 서브 픽셀을 선택하기 위한 제어 신호(MUX Sel R, G, B)를 구동 회로(300)에 인가할 수도 있다.
- [0211] 데이터 구동부(820)(또는 소스 드라이버, 데이터 드라이버)는, 데이터 신호를 생성하는 수단으로, 프로세서(900)로부터 R/G/B 성분의 영상 데이터 등 전달받아 데이터 전압(예를 들어, PWM 데이터 전압, PAM 데이터 전압)을 생성한다. 또한, 데이터 구동부(820)는 생성된 데이터 신호를 디스플레이 패널(1000, 1000')에 인가할 수 있다.
- [0212] 게이트 구동부(830)(또는, 게이트 드라이버)는 제어 신호(SPWM(n), 제어 신호(SPAM) 등 각종 제어 신호를 생성하는 수단으로, 생성된 각종 제어 신호를 디스플레이 패널(1000, 1000')의 특정한 행(또는, 특정한 가로 라인)에 전달하거나, 전체 라인에 전달한다.
- [0213] 또한, 게이트 구동부(830)는, 실시 예에 따라 구동 회로(300)의 구동 전압 단자에 구동 전압(VDD)을 인가할 수 있다.
- [0214] 한편, 데이터 구동부(820) 및 게이트 구동부(830)는, 전술한 바와 같이, 그 전/일부가 디스플레이 패널(1000')의 글래스(100) 일면에 형성된 TFT 층(300')에 포함되도록 구현되거나 별도의 반도체 IC로 구현되어 글래스(100)의 타 면에 배치될 수 있다.
- [0215] 프로세서(900)는 디스플레이 장치(1300)의 전반적인 동작을 제어한다. 특히, 프로세서(900)는 패널 구동부(800)를 제어하여 디스플레이 패널(1000, 1000')을 구동함으로써, 구동 회로(300)가 상술한 동작들을 수행하도록 할 수 있다.
- [0216] 이를 위해, 프로세서(900)는 중앙처리장치(central processing unit(CPU)), micro-controller, 어플리케이션 프로세서(application processor(AP)), 또는 커뮤니케이션 프로세서(communication processor(CP)), ARM 프로세서 중 하나 이상으로 구현될 수 있다.
- [0217] 구체적으로, 본 개시의 일 실시 예에 따르면, 프로세서(900)는, PWM 데이터 전압에 따라 구동 전류의 펄스 폭을 설정하고, PAM 데이터 전압에 따라 구동 전류의 진폭을 설정하도록 패널 구동부(800)를 제어할 수 있다. 이때, 프로세서(900)는 디스플레이 패널(1000, 1000')이 n 개의 행과 m 개의 열로 구성된 경우, 행 단위(가로 라인 단위)로 PWM 데이터 전압이 인가되도록 패널 구동부(800)를 제어할 수 있다. 또한, 프로세서(900)는 디스플레이 패널(1000, 1000')의 전체 서브 픽셀에 일괄적으로 PAM 데이터 전압이 인가되도록 패널 구동부(800)를 제어할 수 있다.
- [0218] 이후, 프로세서(900)는 디스플레이 패널(100)에 포함된 복수의 구동 회로(300)에 일제히 구동 전압(VDD)을 인가하고, 복수의 구동 회로(300) 각각의 PWM 구동 회로(320)에 선형 변화 전압(스위프 전압)이 인가되도록 패널 구동부(800)를 제어함으로써, 영상을 디스플레이할 수 있다.
- [0219] 이때, 프로세서(900)가 패널 구동부(800)를 제어하여 디스플레이 패널(1000, 1000')에 포함된 각 구동 회로(300)의 동작을 제어하는 구체적인 내용은 전술한 바와 같으므로, 중복 설명은 생략하기로 한다.
- [0220] 한편, 도 13에서는 프로세서(900)와 타이밍 컨트롤러(810)를 별도의 구성요소로 설명하였으나, 실시 예에 따라

프로세서(900) 없이, 타이밍 컨트롤러(810)가 프로세서(900)의 기능을 수행할 수도 있다.

- [0221] 도 14는 본 개시의 일 실시 예에 따른 디스플레이 장치의 구동 방법을 나타내는 흐름도이다. 도 14를 설명함에 있어, 전술한 것과 중복되는 내용은 상세한 설명을 생략한다.
- [0222] 본 개시의 일 실시 예에 따르면, 디스플레이 패널(1000, 1000')은 하나의 영상 프레임에 대해, 초기화 기간, 문턱 전압 보상 기간, 데이터 전압 설정 기간 및 발광 기간(Emitting) 순으로 구동될 수 있다.
- [0223] 도 14를 참조하면, 디스플레이 패널(1000, 1000')은, 초기화 기간 동안 PAM 구동 회로(310) 및 PWM 구동 회로(320)의 구동 트랜지스터(311, 321)의 게이트 단자(C, A 노드)의 전압을 초기화할 수 있다(S1410). 이때, 디스플레이 패널(1000, 1000')은, C 노드 및 A 노드의 전압을 안정화시키기 위해, 먼저, D 노드 및 B 노드의 전압을 초기화한 후 C 노드 및 A 노드의 전압을 초기화 할 수 있다.
- [0224] 이후, 디스플레이 패널(1000, 1000')은, 제 1 및 제 2 구동 트랜지스터(311, 321)의 문턱 전압을 보상한다(S1410). 이때, 디스플레이 패널(1000, 1000')은, 구동 회로(300)를 구동하는 구동 전압(VDD)에 기초하여 제 1 및 제 2 구동 트랜지스터(311, 321)의 문턱 전압을 보상할 수 있다.
- [0225] 구체적으로, 디스플레이 패널(1000, 1000')은 C 노드에 구동 전압(VDD) 및 제 1 구동 트랜지스터(311)의 문턱 전압을 합한 값 만큼의 제 1 전압을 인가하고, A 노드에 구동 전압(VDD) 및 제 2 구동 트랜지스터(321)의 문턱 전압을 합한 값만큼의 제 2 전압을 인가하여 제 1 및 제 2 구동 트랜지스터(311, 321)의 문턱 전압을 보상할 수 있다.
- [0226] 이후, 디스플레이 패널(1000, 1000')은, PAM 구동 회로(310) 및 PWM 구동 회로(320)에 PAM 데이터 전압 및 PWM 데이터 전압을 각각 설정한다(S1430). 구체적으로, 디스플레이 패널(1000, 1000')은, C 노드에 제 1 전압 및 PAM 데이터 전압을 합한 값만큼의 제 3 전압을 인가하고, A 노드에 제 2 전압 및 PWM 데이터 전압을 합한 값만큼의 제 4 전압을 인가하여 데이터 전압을 각각 설정할 수 있다.
- [0227] 이때, PWM 데이터 전압은 디스플레이 패널(1000, 1000')에 포함된 픽셀 라인 별로 인가되며, PAM 데이터 전압은 디스플레이 패널(1000, 1000')에 포함된 모든 픽셀(또는 모든 서브 픽셀)에 대해 일괄적으로 인가될 수 있다.
- [0228] 여기서, PAM 데이터 전압이 디스플레이 패널(1000, 1000')에 포함된 모든 서브 픽셀에 "일괄적으로 인가"된다고 함은, PAM 데이터 전압이 반드시 디스플레이 패널(1000, 1000')에 포함된 모든 서브 픽셀에 "시간적으로 동시에 인가"되어야하는 것을 의미하는 것은 아니다.
- [0229] 즉, 예를 들어, 디스플레이 패널(1000, 1000')에 포함된 모든 서브 픽셀에 데이터 라인(Sig_m) 또는 PAM data(Block x))이 직접 연결된 경우에는, "일괄적으로 인가"된다는 것이, 모든 서브 픽셀에 시간적으로 동시에 인가되는 것을 의미할 수도 있다.
- [0230] 그러나, 픽셀로 인가된 PAM 데이터 전압을 먹스를 통해 시분할하여 서브 픽셀에 인가하는 형태로 디스플레이 패널(1000, 1000')이 구현된 경우에는, PAM 데이터 전압이 디스플레이 패널(1000, 1000')의 전체 라인에 대해 일괄적으로 한꺼번에 인가되기는 하나, 모든 서브 픽셀에까지 시간적으로 동시에 인가되는 것은 아니기 때문이다.
- [0231] 즉, 본 개시의 다양한 실시 예들에서 PAM 데이터 전압이 일괄적으로 인가된다고 하는 것은, PAM 데이터 전압이, PWM 데이터 전압과 같이(또는 외부 보상 방식에서 PAM 데이터 전압과 같이) 라인 별로 순차적으로 인가되는 것이 아니라, 전체 라인에 대해 한꺼번에 인가되는 것을 의미할 수 있다.
- [0232] 이에 따라, 디스플레이 패널(1000, 1000')은 PAM 데이터 전압에 대응되는 진폭 및 PWM 데이터 전압에 대응되는 펄스 폭을 갖는 구동 전류를 통해 발광 소자(200)를 발광시킴으로써 계조를 표현할 수 있다(S1440).
- [0233] 한편, 본 개시의 일 실시 예에 따르면, 디스플레이 패널(1000, 1000')은 발광 기간이 종료된 후 발광 소자(200)에 잔류하는 전하를 방전시킬 수도 있음은 전술한 바와 같다.
- [0234] 이상에서는, 발광 소자(200)가 마이크로 LED인 것을 예로 들어 설명하였으나, 이에 한정되는 것은 아니다. 즉, 실시 예에 따라 발광 소자(200)가 100 마이크로미터이상의 크기를 갖는 LED인 경우에도 상술한 본 개시의 다양한 실시 예들에 따른 구동 회로(300)가 적용될 수 있음은 물론이다.
- [0235] 또한, 이상에서는, 디스플레이 패널(1000, 1000')이 COG 타입인 것을 예로 들어 설명하였으나, 실시 예에 따라 COB 타입의 디스플레이 패널에도 상술한 본 개시의 다양한 실시 예들에 따른 구동 회로(300)가 적용될 수 있을 것이다. COB 타입의 디스플레이 패널의 경우, COG 방식과는 달리 글래스(100) 대신 기판이 이용되는 데, 이 경

우 기관을 관통하는 홀을 형성하고, 홀을 통해 기관의 일면과 타면을 전기적으로 연결함으로써, 기관의 일 면에 마련된 구동 회로(300)와 기관의 타 면에 마련된 각종 회로들이 전기적으로 연결될 수 있을 것이다.

[0236] 이상 설명한 바와 같이 본 개시의 다양한 실시 예에 따르면, 디스플레이 패널에 포함된 무기 발광 소자가 발광하는 빛의 파장이 계조에 따라 변화되는 것을 방지할 수 있다. 또한, 디스플레이 패널을 구성하는 무기 발광 소자의 얼룩이나 색상을 보정할 수 있고, 모듈 형태의 디스플레이 패널들을 조합하여 대면적의 디스플레이 패널을 구성할 경우에도 각 디스플레이 패널 모듈 간의 휘도나 색상 차이를 보정할 수 있다. 또한, 보다 최적화된 구동 회로의 설계가 가능하여, 보다 안정적이고 효율적으로 무기 발광 소자를 구동할 수 있게 되며, 디스플레이 패널의 소형화 및 경량화에 이바지할 수 있다. 또한, 개발자가 원하는 크기 단위로 HDR을 구현할 수 있게 된다. 또한, 내부 보상 회로에 커패시터를 사용하지 않아 주변의 기생 캐패시턴스에 의한 커플링 노이즈가 제거되므로, 회로 구동의 성능을 향상시킬 수 있다.

[0237] 한편, 본 개시의 다양한 실시 예들은 기기(machine)(예: 컴퓨터)로 읽을 수 있는 저장 매체(machine-readable storage media)에 저장된 명령어를 포함하는 소프트웨어로 구현될 수 있다. 여기서, 기기는, 저장 매체로부터 저장된 명령어를 호출하고, 호출된 명령어에 따라 동작이 가능한 장치로서, 개시된 실시 예들에 따른 디스플레이 장치(1200)를 포함할 수 있다.

[0238] 상기 명령이 프로세서에 의해 실행될 경우, 프로세서가 직접, 또는 상기 프로세서의 제어하에 다른 구성요소들을 이용하여 상기 명령에 해당하는 기능을 수행할 수 있다. 명령은 컴파일러 또는 인터프리터에 의해 생성 또는 실행되는 코드를 포함할 수 있다. 기기로 읽을 수 있는 저장매체는, 비일시적(non-transitory) 저장매체의 형태로 제공될 수 있다. 여기서, '비일시적'은 저장매체가 신호(signal)를 포함하지 않으며 실재(tangible)한다는 것을 의미할 뿐 데이터가 저장매체에 반영구적 또는 임시적으로 저장됨을 구분하지 않는다.

[0239] 일 실시 예에 따르면, 본 개시에 개시된 다양한 실시 예들에 따른 방법은 컴퓨터 프로그램 제품(computer program product)에 포함되어 제공될 수 있다. 컴퓨터 프로그램 제품은 상품으로서 판매자 및 구매자 간에 거래될 수 있다. 컴퓨터 프로그램 제품은 기기로 읽을 수 있는 저장 매체(예: compact disc read only memory (CD-ROM))의 형태로, 또는 어플리케이션 스토어(예: 플레이 스토어™)를 통해 온라인으로 배포될 수 있다. 온라인 배포의 경우에, 컴퓨터 프로그램 제품의 적어도 일부는 제조사의 서버, 어플리케이션 스토어의 서버, 또는 중계 서버의 메모리와 같은 저장 매체에 적어도 일시 저장되거나, 임시적으로 생성될 수 있다.

[0240] 다양한 실시 예들에 따른 구성 요소(예: 모듈 또는 프로그램) 각각은 단수 또는 복수의 개체로 구성될 수 있으며, 전술한 해당 서브 구성 요소들 중 일부 서브 구성 요소가 생략되거나, 또는 다른 서브 구성 요소가 다양한 실시 예에 더 포함될 수 있다. 대체적으로 또는 추가적으로, 일부 구성 요소들(예: 모듈 또는 프로그램)은 하나의 개체로 통합되어, 통합되기 이전의 각각의 해당 구성 요소에 의해 수행되는 기능을 동일 또는 유사하게 수행할 수 있다. 다양한 실시 예들에 따른, 모듈, 프로그램 또는 다른 구성 요소에 의해 수행되는 동작들은 순차적, 병렬적, 반복적 또는 휴리스틱하게 실행되거나, 적어도 일부 동작이 다른 순서로 실행되거나, 생략되거나, 또는 다른 동작이 추가될 수 있다.

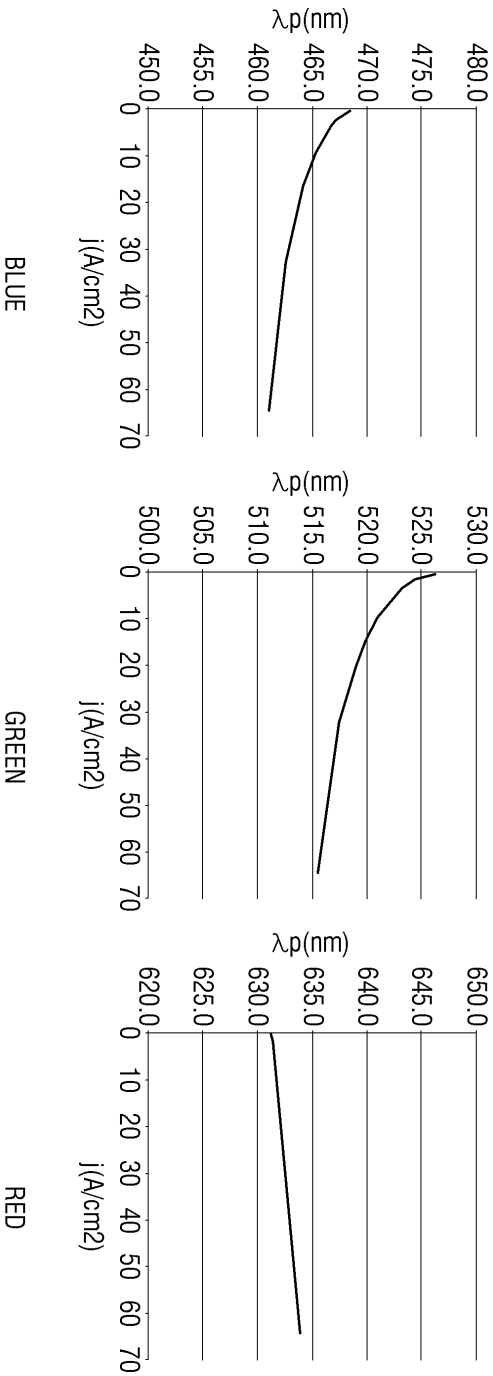
[0241] 이상의 설명은 본 개시의 기술 사상을 예시적으로 설명한 것에 불과한 것으로서, 본 개시가 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 개시의 본질적인 특성에서 벗어나지 않는 범위에서 다양한 수정 및 변형이 가능할 것이다. 또한, 본 개시에 따른 실시 예들은 본 개시의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시 예에 의하여 본 개시의 기술 사상의 범위가 한정되는 것은 아니다. 따라서, 본 개시의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 개시의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

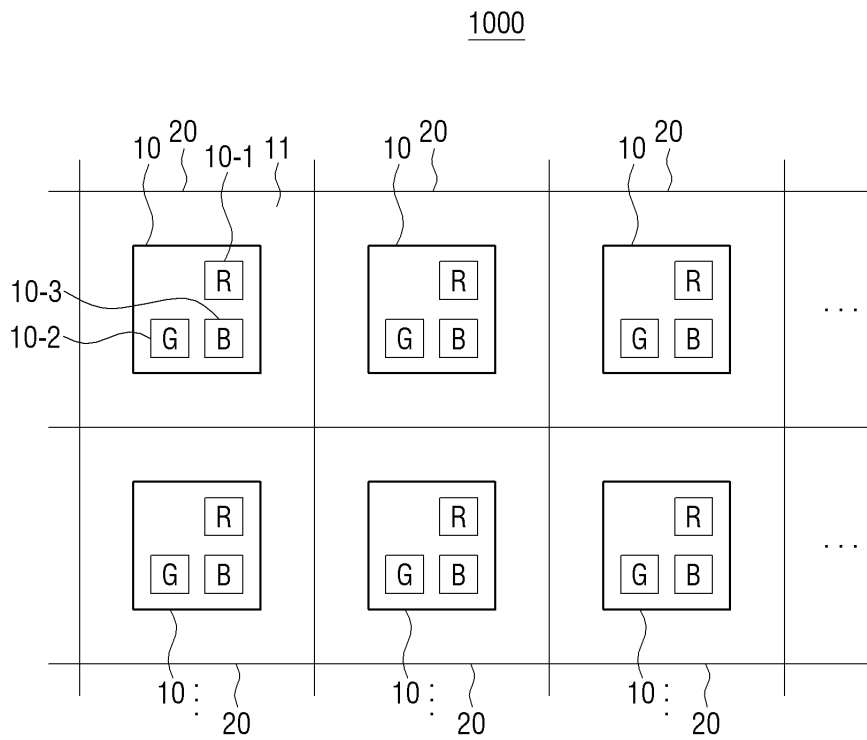
[0242] 200 : 발광 소자 300 : 구동 회로

도면

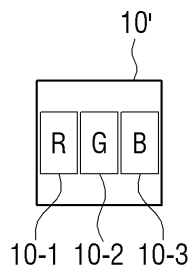
도면1



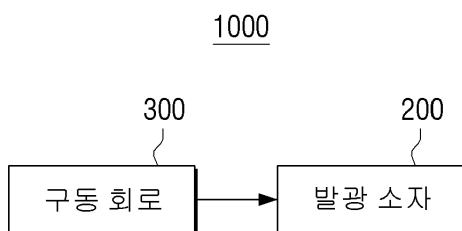
도면2a



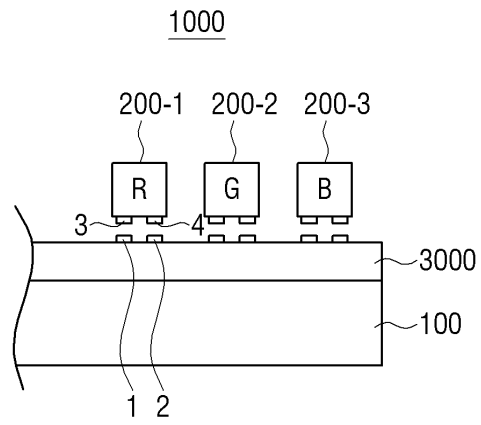
도면2b



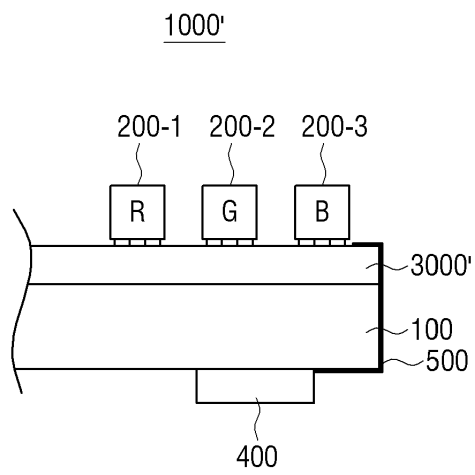
도면3



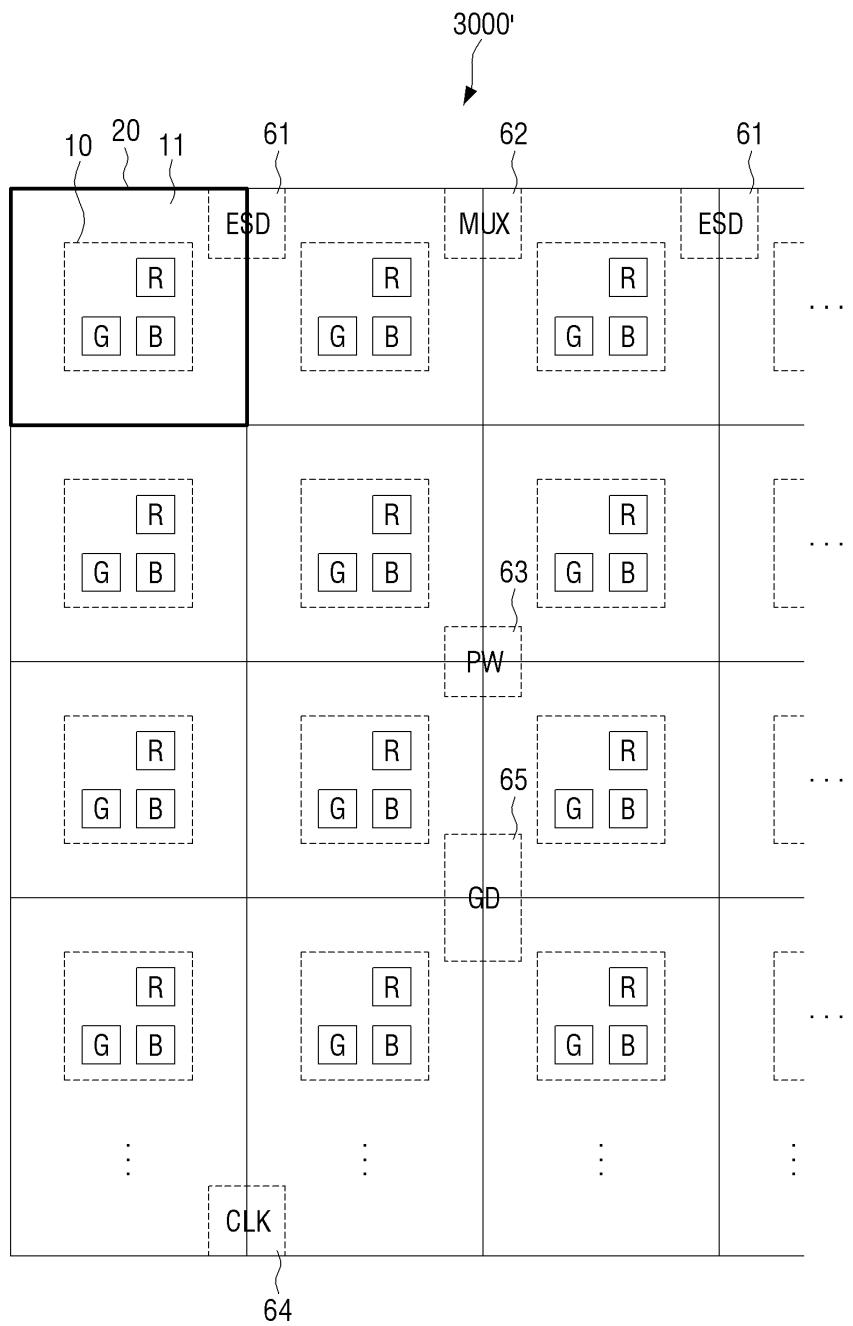
도면4



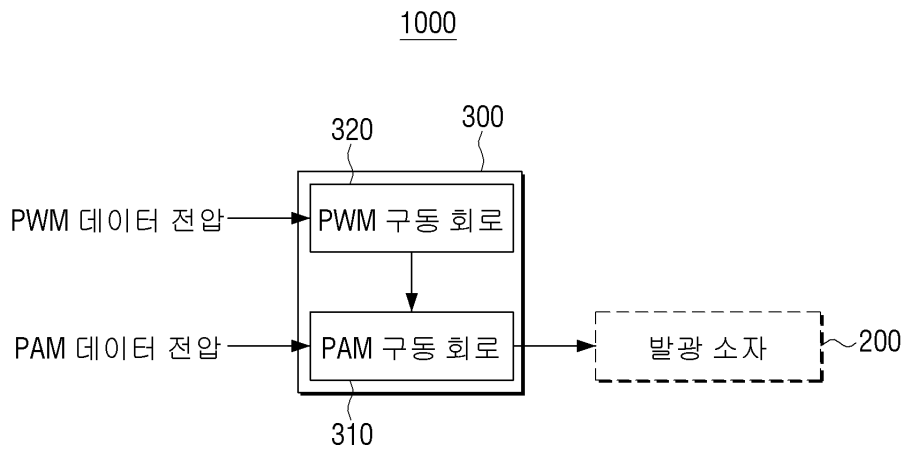
도면5



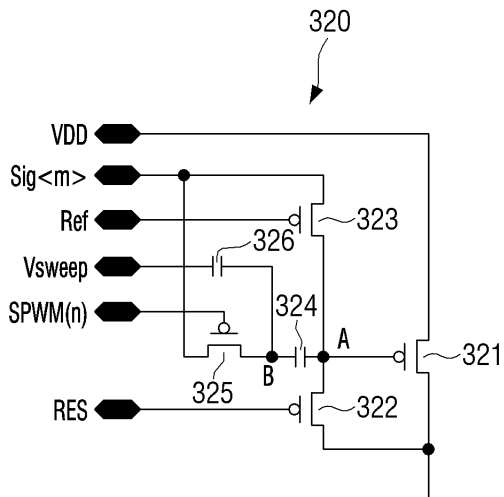
도면6



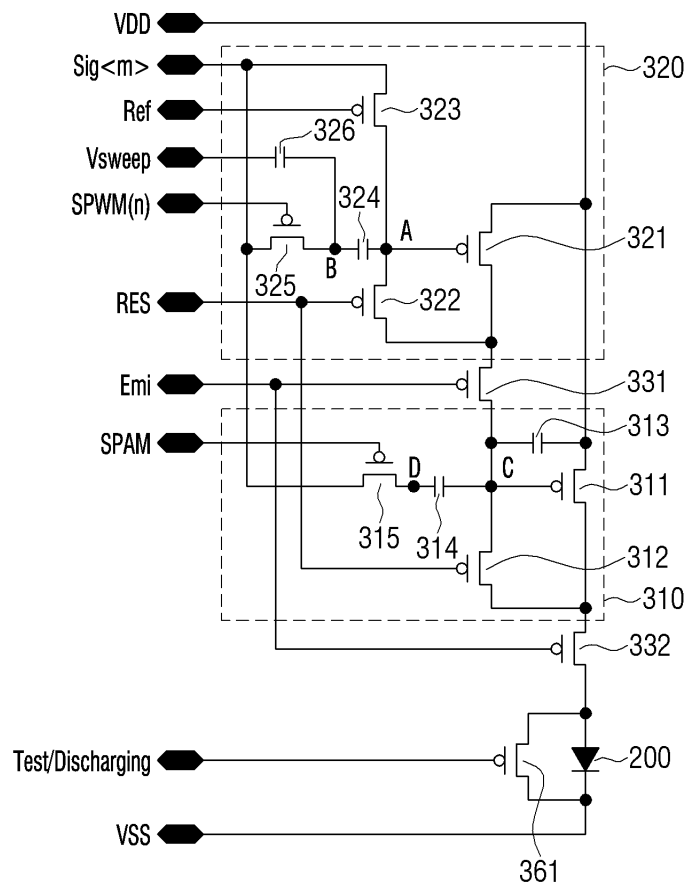
도면7



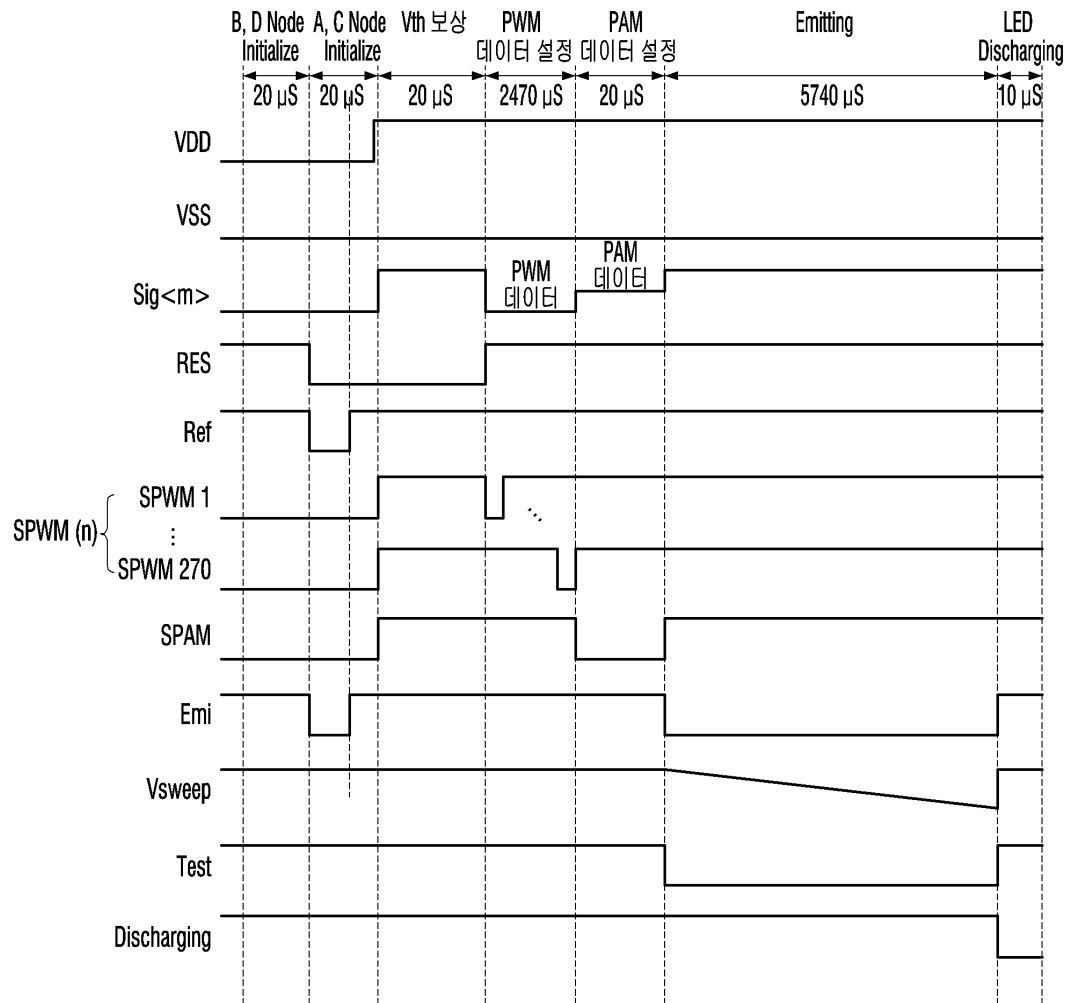
도면8



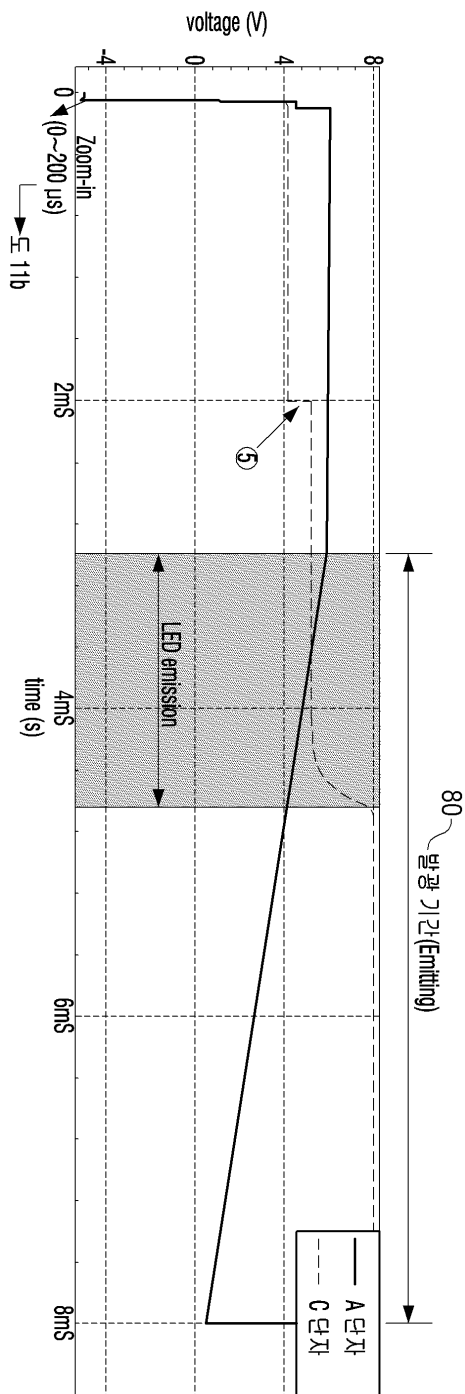
도면9



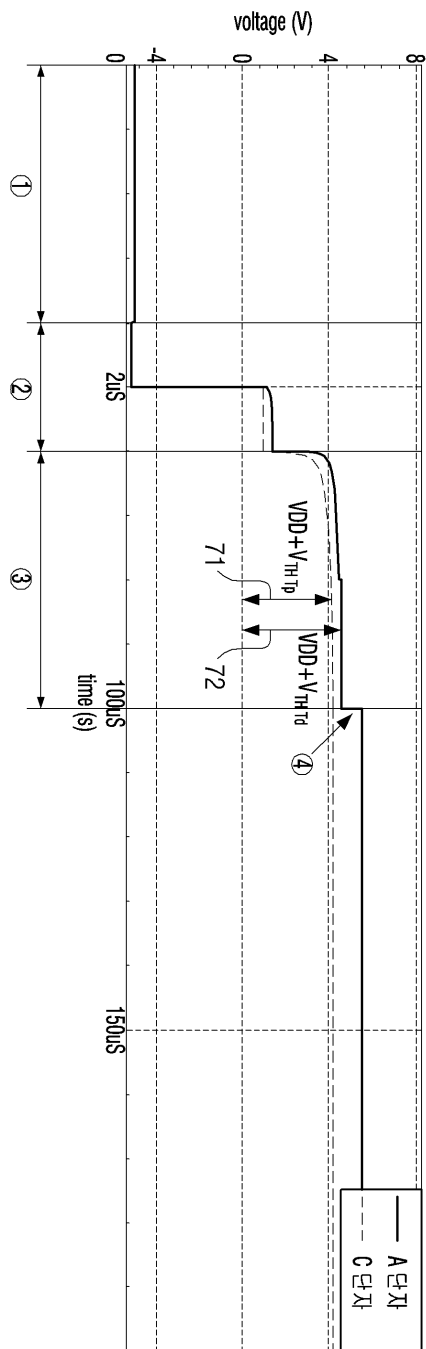
도면10



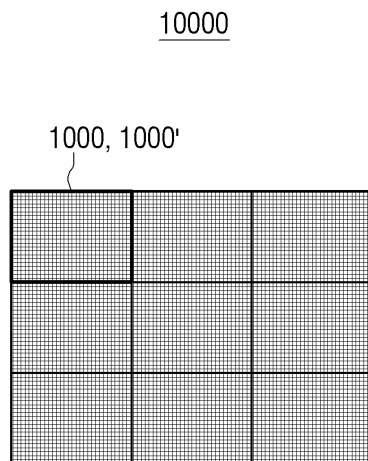
도면11a



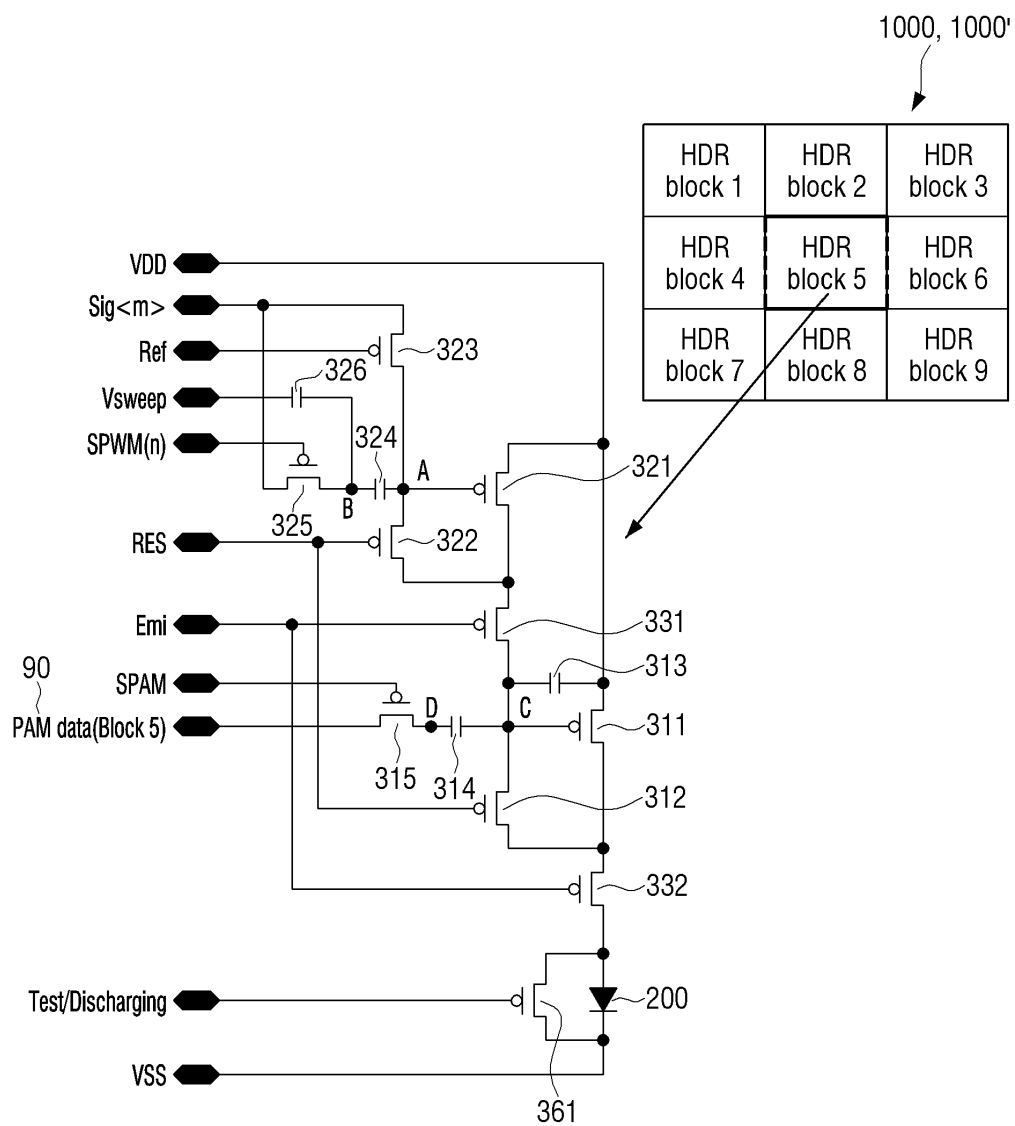
도면11b



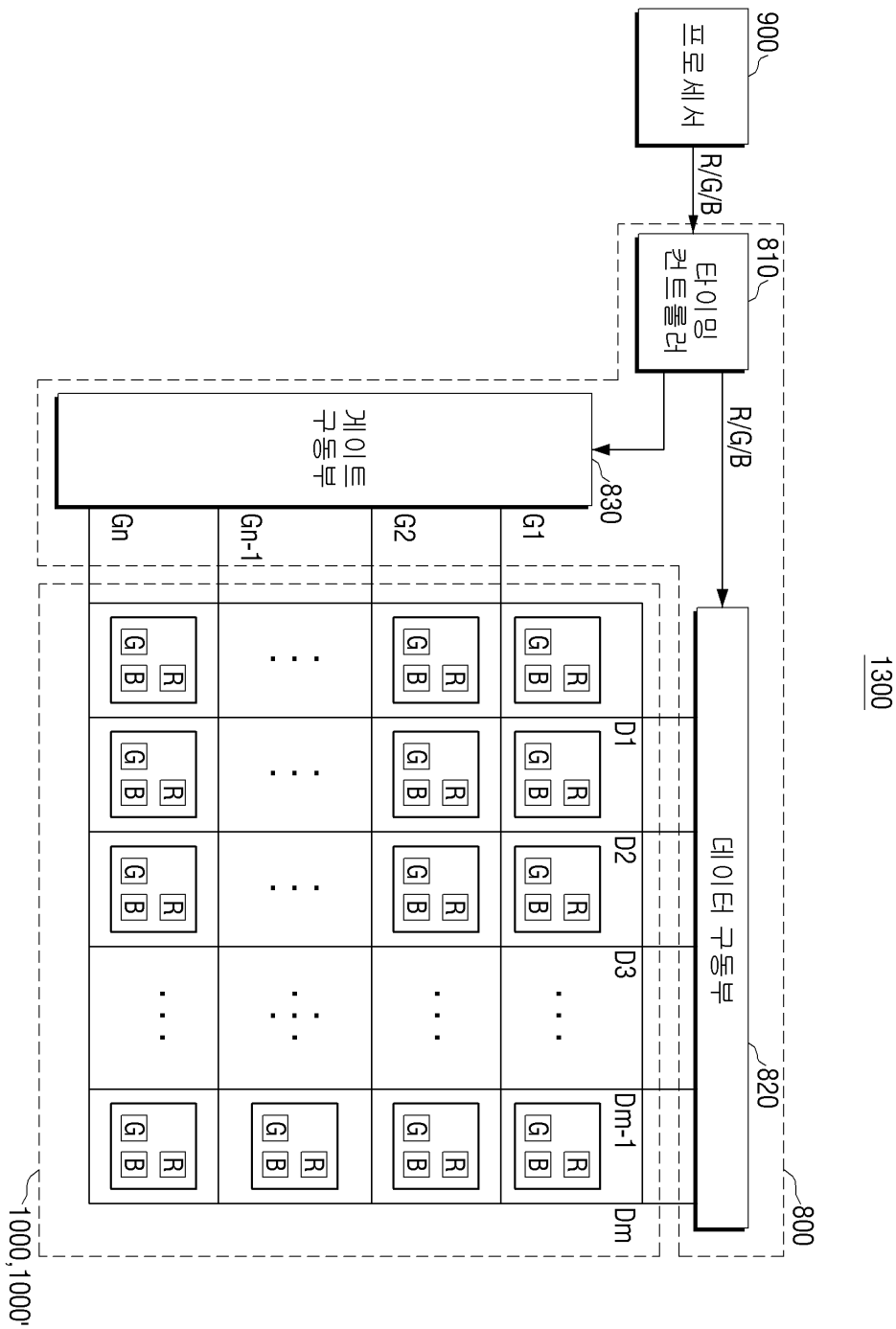
도면12a



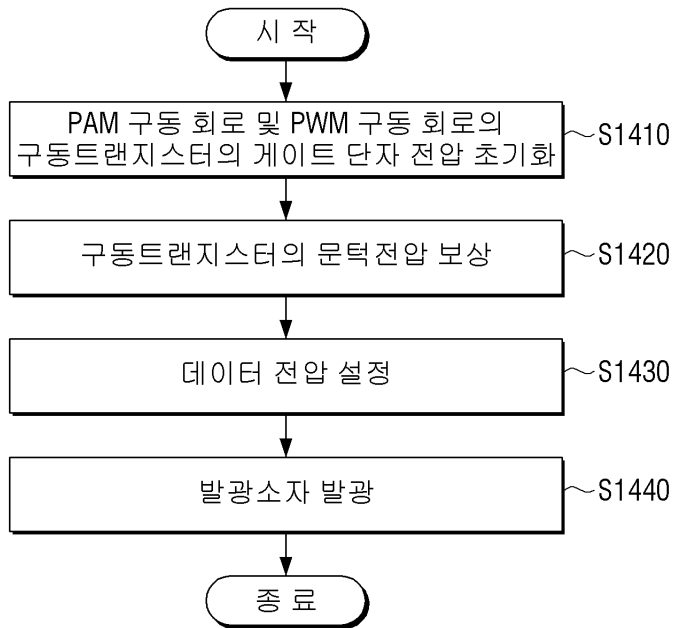
도면12b



도면13



도면14



专利名称(译)	显示面板及其驱动方法		
公开(公告)号	KR1020200038741A	公开(公告)日	2020-04-14
申请号	KR1020180118317	申请日	2018-10-04
[标]申请(专利权)人(译)	三星电子株式会社 成均馆大学校产学协力团		
申请(专利权)人(译)	三星电子有限公司 韩国成均馆大学学术交流		
[标]发明人	김진호 김용상 신상민 오종수 정영기		
发明人	김진호 김용상 신상민 오종수 정영기		
IPC分类号	G09G3/32 G09G3/20		
CPC分类号	G09G3/32 G09G3/2003 G09G2320/0233 G09G2320/0242 G09G2320/045 G09G2330/028 G09G3/2011 G09G3/2014 G09G2300/0452 G09G2300/0852 G09G2300/0861 G09G2310/0251 G09G2310/0259 G09G2310/0297 G09G2310/066 H01L25/0753 H01L25/167 H01L33/62 G09G2300/0426 G09G2300/043 G09G2300/0819 G09G2310/0202 G09G2310/08 G09G2320/0633 H01L27/156		
代理人(译)	정흥식 Gimtaeheon		
外部链接	Espacenet		

摘要(译)

提供显示面板。在显示面板中，分别包括多个子像素的多个像素以矩阵形式布置在玻璃上。多个子像素中的每一个包括：驱动电路，其布置在玻璃上并被配置为接收PAM数据电压和PWM数据电压；以及无机发光器件，其被配置为基于从驱动电路提供的驱动电流来发光。。将PAM数据电压立即施加到显示面板中包括的多个像素。驱动电路基于驱动电路的驱动电压补偿包括在多个子像素中的每个子像素中的驱动电路之间的偏差，并且基于驱动电路来控制具有与所施加的PAM数据电压相对应的振幅的驱动电流的脉冲宽度。施加的PWM数据电压。

